



Escola d'Enginyeria de Telecomunicació i  
Aeroespacial de Castelldefels

UNIVERSITAT POLITÈCNICA DE CATALUNYA

# TREBALL DE FI DE CARRERA

**TÍTOL DEL TFC:** Implementació d'un predistorsionador digital adaptatiu per un amplificador amb alimentació dinàmica basada en el seguiment de l'envoltant

**TITULACIÓ:** Enginyeria Tècnica de Telecomunicació, especialitat Sistemes de Telecomunicació

**AUTOR:** David López Brufau

**DIRECTOR:** Pere Lluís Gilabert Pinal

**DATA:** 6 de juliol del 2011

**Títol:** Implementació d'un predistorsionador digital adaptatiu per un amplificador amb alimentació dinàmica basada en el seguiment de l'envoltant

**Autor:** David López Brufau

**Director:** Pere Lluís Gilabert Pinal

**Data:** 6 de juliol del 2011

## Resum

L'objectiu d'aquest TFC és la implementació d'un predistorsionador digital (DPD) per a compensar els efectes de no linealitats introduïts per un amplificador de potència (PA) alimentat dinàmicament amb la tècnica de seguiment d'envoltant. Aquesta tècnica consisteix en substituir l'alimentació estàtica (nivell de tensió d'alimentació constant), per un sistema d'alimentació variable depenent de l'envoltant del senyal d'entrada.

Per poder realitzar l'alimentació dinàmica del PA cal que el sistema d'alimentació del PA pugui seguir correctament les variacions de l'envoltant del senyal. Per tant, existeix una limitació en l'amplada de banda i *slew rate* utilitzat. Per aquest motiu l'alimentació utilitzada no serà l'envoltant del senyal d'entrada sinó una versió reduïda d'aquest, amb variacions temporals més lentes i una amplada de banda menor que l'original.

En aquest projecte, primerament es crearà un model del PA alimentat amb la tècnica de seguiment de l'envoltant lenta. Aquest model està basat en un desenvolupament polinòmic de les dues variables d'entrada de les quals consta: el senyal a amplificar i la seva envoltant lenta.

Posteriorment, es dissenyarà un predistorsionador capaç de corregir els efectes de distorsió introduïts pel PA. Es proposen dues estructures de DPD basades en una arquitectura multitaula. Aquesta arquitectura consisteix en obtenir els guanys de la funció de predistorsió a partir de diverses taules de memòria que treballen en paral·lel. La posició de la taula a la que cal accedir s'obté a partir del valor absolut del senyal d'entrada a cada cel·la bàsica de predistorsió (BPC).

Les dues tècniques de predistorsió proposades són, primerament, una separació del senyal d'entrada en diferents BPC en funció del nivell de l'envoltant lenta, i una estructura basada en un desenvolupament polinòmic de l'envoltant.

Finalment, es presentaran els resultats obtinguts, les conclusions que se'n deriven i es discutiran línies futures de treball.

**Title:** Implementation of an adaptive digital predistorter for power amplifier system based on envelope tracking

**Author:** David López Brufau

**Director:** Pere Lluís Gilabert Pinal

**Date:** 6th July 2011

## Overview

The aim of this project is the implementation of a digital predistorter (DPD) capable to compensate the unwanted effects of nonlinearities introduced by a power amplifier (PA) powered with the envelope tracking technique. This dynamic supply technique involves replacing the static powering (constant voltage level) for a variable power system depending on the envelope of the input signal.

To perform the dynamic supply of the PA, it is required that the PA's supply system can correctly follow the variations of the signal's envelope. Therefore, there is a limitation on the bandwidth and slew rate than can be used that is imposed by the so called Envelope Amplifier. For this reason the driving signal used will be a reduced version of the original envelope, with slower temporal variations and lower bandwidth than the original envelope.

First, we will design a PA model taking into account the nonlinear effects due to the dynamic power supply. This model will be based in a polynomial dependent on two input variables: the input signal to be amplified by the PA and its slow rate limited envelope.

After that, we will design a digital predistorter capable to correct the nonlinear distortion effects introduced due to the dynamic supply of the PA. Two structures are proposed, both based on a multi look-up table (LUT) DPD architecture. A multi-LUT architecture consists in obtaining the DPD function gains from one or more LUTs working in parallel. The LUT contents are filled following an uniform spacing procedure and its indexing is performed with the modulus of the input signal.

The two proposed structures are: a structure based on the separation of the signal according to the slow envelope level, and the other one derived from a polynomial structure of the slow rate limited envelope.

Experimental results will be provided to show the linearization performance of the proposed DPD structures. Finally conclusions will be given and the future work to be done will be discussed.

# ÍNDIX

<b>INTRODUCCIÓ .....</b>	<b>8</b>
<b>CAPÍTOL 1. PROBLEMÀTICA DE LA NO-LINEALITAT EN PA. ENVELOPE TRACKING .....</b>	<b>10</b>
<b>1.1. Problemàtica de la no-linealitat en PA .....</b>	<b>10</b>
1.1.1. Distorsió dins de la banda .....	11
1.2.2. Distorsió fora de banda .....	12
<b>1.2. Tècniques de linealització .....</b>	<b>12</b>
1.2.1. Feedback .....	13
1.2.2. Feedforward .....	14
1.2.3. Predistorsió .....	14
<b>1.3. Envelope tracking .....</b>	<b>16</b>
1.2.1. Envoltant lenta .....	17
<b>CAPÍTOL 2. ENTORN DE PROGRAMACIÓ .....</b>	<b>20</b>
<b>CAPÍTOL 3. MODEL DE L'AMPLIFICADOR .....</b>	<b>22</b>
<b>3.1. Formulació matemàtica .....</b>	<b>22</b>
<b>3.2. Implementació .....</b>	<b>23</b>
<b>3.3. Resultats .....</b>	<b>25</b>
<b>CAPÍTOL 4. PREDISTORSIÓ DIGITAL AMB LUTS .....</b>	<b>28</b>
<b>4.1. Estructura bàsica. Esquema de blocs .....</b>	<b>28</b>
<b>4.2. Identificació dels guanys de predistorsió .....</b>	<b>30</b>
4.2.1. Least Squares .....	30
4.2.2. Least Mean Squares .....	32
<b>4.3. Implementació en LUTs .....</b>	<b>34</b>
<b>CAPÍTOL 5. PREDISTORSIÓ DIGITAL PER SEPARACIÓ EN FUNCIO DE L'ENVOLTANT .....</b>	<b>39</b>
<b>5.1. Concepte .....</b>	<b>39</b>
<b>5.2. Implementació .....</b>	<b>41</b>
<b>5.3. Resultats .....</b>	<b>45</b>

<b>CAPÍTOL 6. PREDISTORSIÓ DIGITAL PER DESENVOLUPAMENT POLINÒMIC DE L'ENVOLTANT .....</b>	<b>49</b>
<b>6.1. Concepte .....</b>	<b>49</b>
<b>6.2. Implementació .....</b>	<b>52</b>
<b>6.3. Resultats .....</b>	<b>56</b>
<b>CONCLUSIONS.....</b>	<b>62</b>
<b>BIBLIOGRAFIA .....</b>	<b>64</b>



## INTRODUCCIÓ

L' amplificador de potència (PA) és un dels elements que més consumeix en els transmissors dels sistemes de comunicació. Generalment, l'etapa d'amplificació de potència és l'última abans d'enviar la senyal modulada al canal ràdio. Per aquest motiu, és molt important assegurar que els amplificadors de potència es comportin de forma lineal, ja que si no és així es produeixen efectes de distorsió, tant fora de banda (recreixement espectral creant interferències en les bandes adjacents), como dins de la banda de transmissió, amb una degradació de l'*error vector magnitude* (EVM) en transmissió i de la probabilitat d'error de bit (BER) en recepció.

Per evitar la degradació del senyal en els amplificadors de potència, la linealització de la funció de transferència d'aquests dispositius és objecte constant d'investigació. Els sistemes de comunicació actuals utilitzen modulacions que presenten un gran ample de banda (CDMA, OFDM, M-QAM, etc...), i a la vegada són sensibles a les no linealitats dels Pas. A més a més, degut que presenten una relació de potència de pic a potència mitja (*peak to average ratio* -PAPR) elevada, això implica que si es vol assegurar que es treballa en la zona lineal de l'amplificador s'hagi de treballar amb grans nivells de *back-off* (separació del punt de compressió). Treballar amb grans nivells de *back-off* implica una pèrdua important d'eficiència en el transmissor.

Així doncs, una de les tècniques més senzilles d'evitar els efectes de no-linealitat en amplificadors de potència és la tècnica de *back-off*. Aquesta tècnica consisteix en treballar amb una potència mitja d'entrada al PA inferior al punt de compressió a 1 dB, per tal d'assegurar que l'amplificador treballa únicament en la seva zona lineal. Aquesta tècnica comporta una pèrdua important d'eficiència en el transmissor, perquè l'amplificador consumeix la major part de la potència disponible en la seva alimentació.

En aquest projecte, per tal de millorar l'eficiència del transmissor i del PA, s'utilitzarà la tècnica d'*envelope tracking* o seguiment de l'envoltant. Aquesta tècnica consisteix en substituir l'alimentació contínua del PA per una alimentació variable en funció de l'envoltant del senyal d'entrada. Per tal de reduir l'*slew rate* de l'envoltant que controla l'alimentació del PA s'utilitzarà la tècnica de reducció d'envoltant. La reducció d'envoltant permetrà complir els requisits d'*slew rate* i d'amplada de banda de l'amplificador d'envoltant que alimenta el PA, ja que l'envoltant original presenta una amplada de banda teòricament infinita, i els amplificadors d'envoltant eficients presenten una amplada de banda limitada. Aquesta reducció d'envoltant augmentarà els efectes de no-linealitat de l'amplificador, i aquests efectes s'hauran de compensar utilitzant predistorsió digital.

La tècnica de predistorsió consisteix en estimar, a partir de la funció no lineal del PA, la funció d'amplificació inversa per tal d'aplicar-la al senyal d'entrada abans d'entrar a l'amplificador, aconseguint així que la funció resultant de la



interconnexió entre els blocs predistorsionador (PD) i amplificador (PA) sigui lineal.

La contribució d'aquest projecte consisteix en la implementació en el software System Generation, en un entorn de programació Matlab + Simulink, d'un predistorsionador digital, modelant un PA alimentat amb la tècnica d'*envelope tracking*, estimar els seus coeficients per tal d'obtenir la funció de transferència inversa, i implementar-la mitjançant taules de guanys complexes anomenades *Look-up Tables* (LUT). El software System Generation permetrà el funcionament del sistema en una FPGA en temps real.

Aquest projecte està estructurat en 6 capítols:

En el primer capítol, es presentarà la problemàtica de la no-linealitat en els amplificadors de potència, d'algunes tècniques de linealització utilitzades en sistemes de comunicacions, i de la tècnica de seguiment d'envoltant o *envelope tracking*.

En el segon capítol, es farà una presentació de l'entorn de programació utilitzat per a la realització del projecte.

En el tercer capítol, es presentarà el model matemàtic del PA utilitzat, i la seva implementació i resultats.

En el quart capítol, s'explicarà el concepte de predistorsió digital amb LUTs, els models matemàtics que permeten identificar els guanys complexes així com la seva implementació.

En el cinquè capítol es presentarà una tècnica de predistorsió basada en una arquitectura multitaula, amb separació del senyal d'entrada en funció de l'amplitud de l'envoltant lenta.

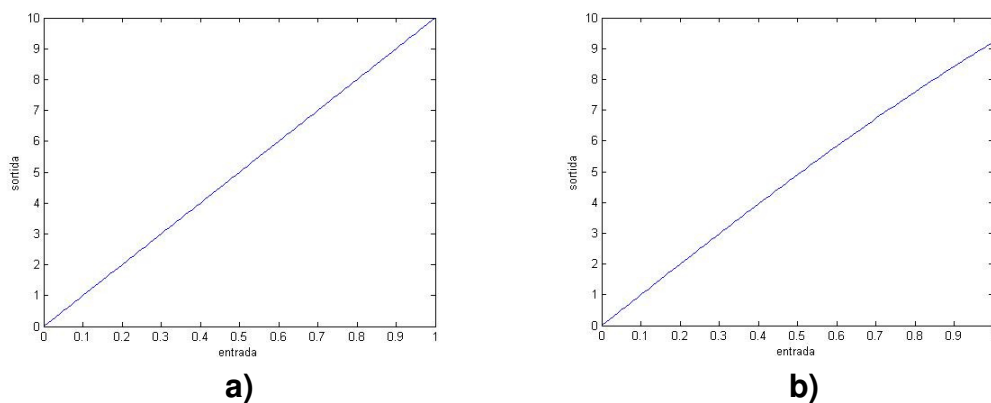
En el sisè capítol es presentarà una estructura de predistorsió multitaula, basada en el desenvolupament polinòmic de l'envoltant i amb la possibilitat de contemplar els efectes de memòria.

Per últim, es comentaran les conclusions extretes de la realització del projecte i les possibles línies de recerca futures.

# CAPÍTOL 1. PROBLEMÀTICA DE LA NO-LINEALITAT EN PA. ENVELOPE TRACKING

## 1.1 Problemàtica de la no-linealitat en PA

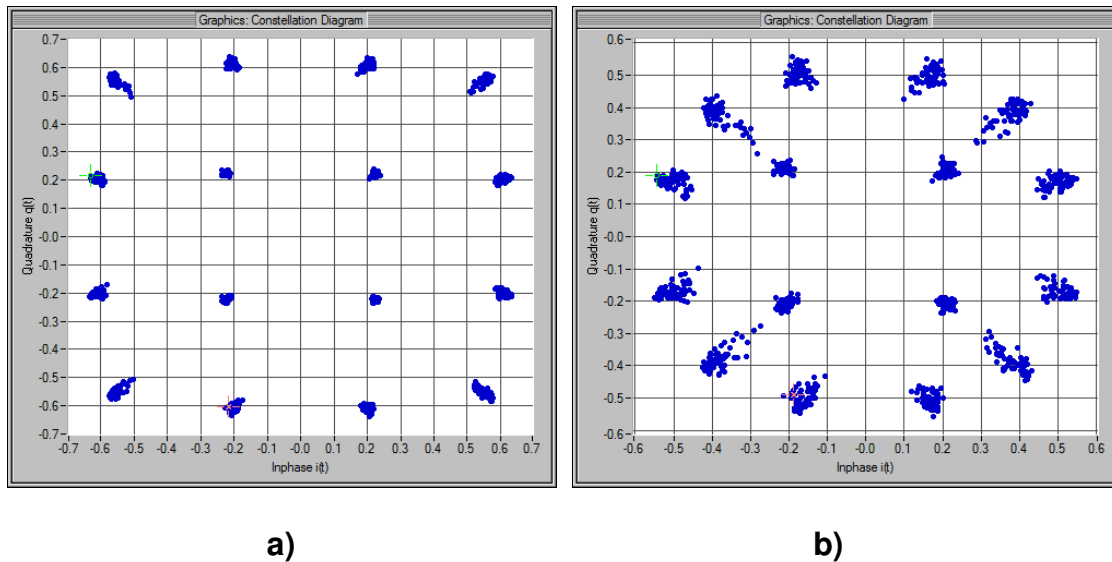
Els amplificadors de potència són normalment l'última etapa en el transmissor d'un sistema de comunicacions abans d'arribar a l'antena. La funció de l'amplificador de potència es augmentar la potència del senyal d'entrada, de forma idealment lineal.



**Fig. 1.1** Funció de transferència ideal d'un PA **a)** de guany lineal 10 **b)** de guany 10, amb una funció no lineal ( $y=10x-0.8x^3$ )

Els amplificadors reals, desgraciadament, no presenten la funció de transferència de la Fig. 1.1 a). Habitualment, l'amplificador té un comportament lineal en els valors baixos de potència d'entrada, però en arribar a valors més alts la potència de sortida ja no augmenta proporcionalment, el comportament del PA deixa de ser lineal (l'amplificador entra en compressió). Un PA treballant en zona de compressió provoca la distorsió del senyal amplificat.

En la Fig 1.2 es pot veure l'efecte de la distorsió no lineal sobre al constel·lació d'un senyal 16-QAM.

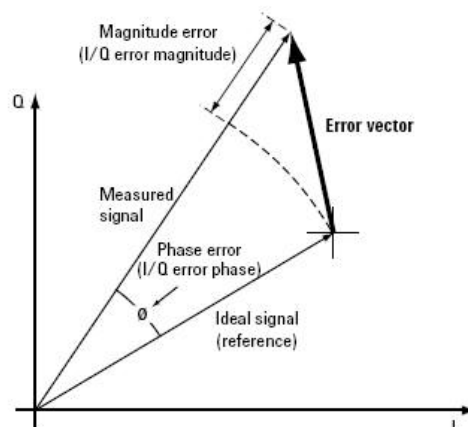


**Fig. 1.2** Constel·lació 16-QAM rebuda en un PA amb distorsió no lineal d'ordre 3 de **a)** 2 dB , **b)** 5 dB

Cal diferenciar entre dos tipus bàsics de distorsió no lineal. La distorsió dins de la banda, i la distorsió fora de banda.

### 1.1.1 Distorsió dins de la banda

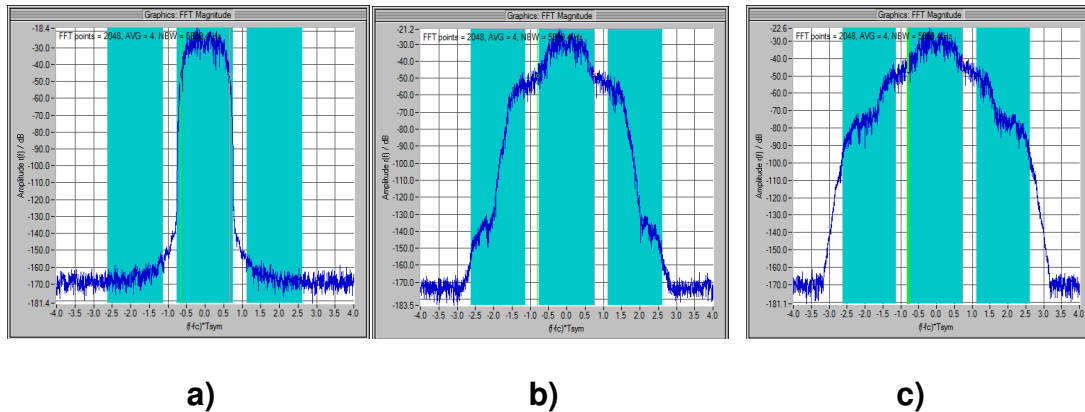
La distorsió no lineal de l'amplificador provoca la dispersió de la constel·lació rebuda (com es pot veure en la Fig. 1.2). Aquest fet fa que augmenti la probabilitat de que un símbol sigui interpretat erròniament pel receptor (augment de la BER). Per quantificar la magnitud de la distorsió dins de banda es realitza la mesura de l'*Error Vector Magnitude* (EVM). Aquesta mesura consisteix en avaluar els vectors diferència entre el senyal mesurat i el senyal referència.



**Fig. 1.3** Representació gràfica de la mesura de l'EVM

### 1.1.2 Distorsió fora de banda

L'efecte de la no-linealitat en els amplificadors de potència no es limita només a la banda de treball, sinó que també produeix un recreixement espectral que afecta les bandes freqüencials adjacents provocant interferències. En la Fig. 1.4 es poden apreciar clarament els efectes de la distorsió no lineal sobre les bandes adjacents.



**Fig. 1.4** Espectre d'un senyal modulat 16-QAM **a)** sense efectes de distorsió no lineal, **b)** no-linealitat d'ordre 3 de 5 dB, **c)** no linealitats d'ordre 3 de 5 dB i d'ordre 5 de 2 dB (relació en dB entre terme lineal i el termes de distorsió d'ordre imparell)

Una forma de quantificar la distorsió fora de banda es la mesura de la interferència sobre canal adjacent (ICA). La ICA s'obté mesurant la potència produïda pel nostre sistema present en les bandes adjacents. Com a exemple orientatiu, es proporcionen les mesures obtingudes en els senyals de la figura anterior.

**Taula 1.1.** Variació de la ICA en funció de la distorsió no lineal

senyal	ICA [dB]
a	-135.79
b	-30.31
c	-24.79

## 1.2 Tècniques de linealització

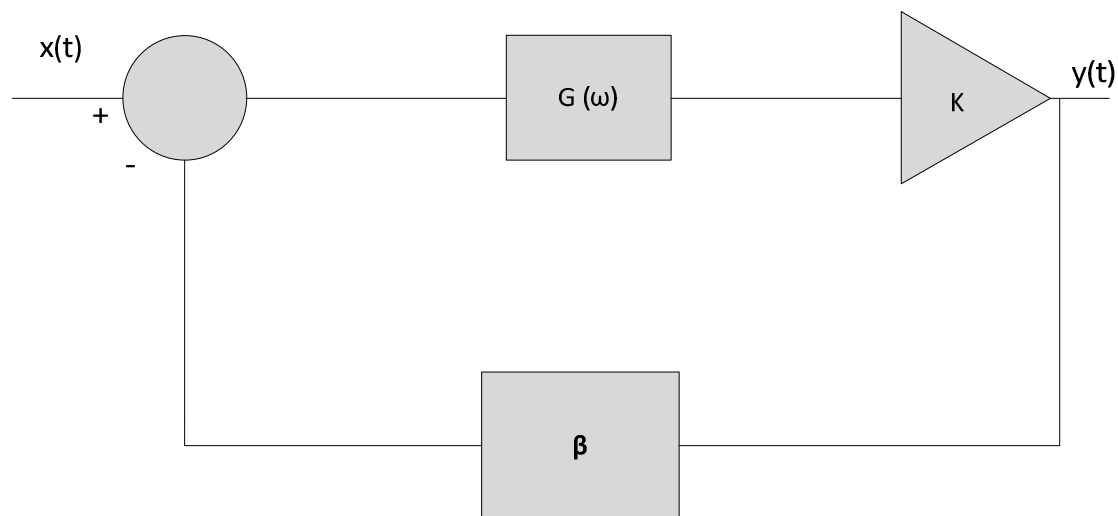
Tal com s'ha comentat anteriorment, la problemàtica de la no-linealitat en els amplificadors de potència produeix efectes indesitjats en la senyal a transmetre. Per aquest motiu es necessari introduir tècniques de linealització que permetin treballar en la zona lineal de l'amplificador amb una bona eficiència energètica.

Una de les tècniques més senzilles que permeten evitar la distorsió no lineal en PA és la tècnica del *back off*. Aquesta tècnica consisteix en operar amb una potència mitja d'entrada al PA inferior al punt de compressió d'1 dB (Nivell de potència a l'entrada en el qual l'amplificador treu a la sortida una potència 1 dB inferior a la que donaria el mateix PA si tingués un comportament idealment lineal). Aquesta tècnica és efectiva en termes de linealitat (evita la distorsió), però és energèticament molt ineficient, especialment en les modulacions utilitzades en els sistemes de comunicació actualment (OFDM, CDMA, M-QAM, DQPSK, etc...), que presenten un elevat *Peak to Average Ratio* (PAPR). En aquest cas, s'està utilitzant la major part de l'energia disponible al transmissor en l'alimentació del PA, especialment si es tracta d'un sistema d'alimentació estàtic (alimentació del PA amb un nivell de tensió constant).

En aquest apartat es presenten 3 tècniques de linealització per amplificadors de potència, entre elles la predistorsió que és la que s'utilitzarà en la implementació d'aquest projecte.

### 1.2.1 Feedback

La tècnica de feedback consisteix en aplicar una realimentació negativa al sistema per tal de compensar els efectes de no-linealitat de l'amplificador. A la figura es pot veure un esquema d'un sistema amb realimentació negativa.



**Fig. 1.5** Esquema bàsic de un sistema amb realimentació negativa

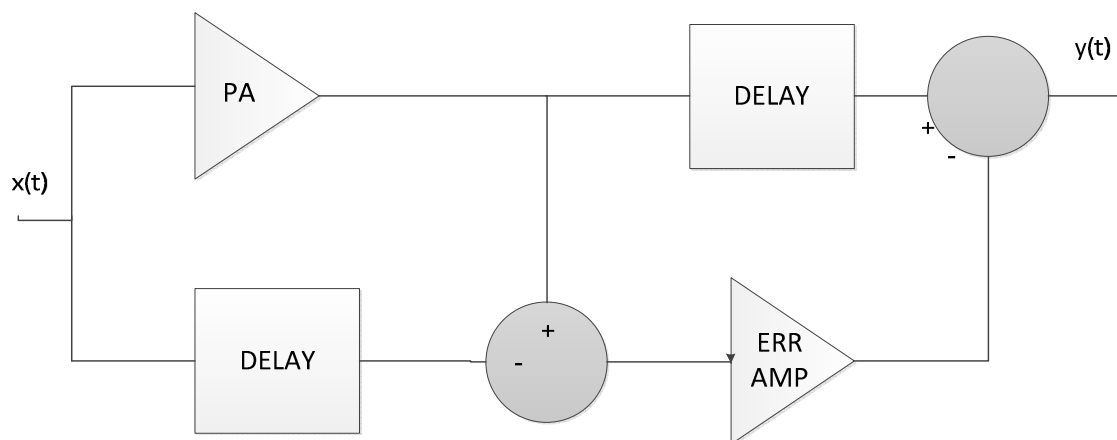
La funció de transferència del diagrama de blocs de la figura 1.6 és el següent:

$$H(\omega) = \frac{G(\omega) \cdot K}{1 + G(\omega) \cdot K \cdot \beta} \quad (1.1)$$

L'estabilitat del sistema depèn de dos paràmetres: El guany  $K$  de l'amplificador i el marge de fase (La realimentació podria convertir-se en positiva i donaria lloc a problemes d'estabilitat). La principal limitació d'aquest tipus de linealitzador és l'amplada de banda del senyal utilitzat, ja que si aquest és massa elevat pot comportar problemes d'estabilitat degut als marges de guany i fase.

### 1.2.2 Feedforward

El feedforward és una de les tècniques de linealització més utilitzada en els sistemes actuals ja que redueix de forma eficaç la distorsió i te unes bones prestacions d'amplada de banda. Aquesta tècnica corregeix *a posteriori* la distorsió introduïda pel PA, a partir del senyal error entre la senyal distorsionada pel PA i la senyal d'entrada



**Fig. 1.6** Estructura de blocs utilitzada en la tècnica feedforward

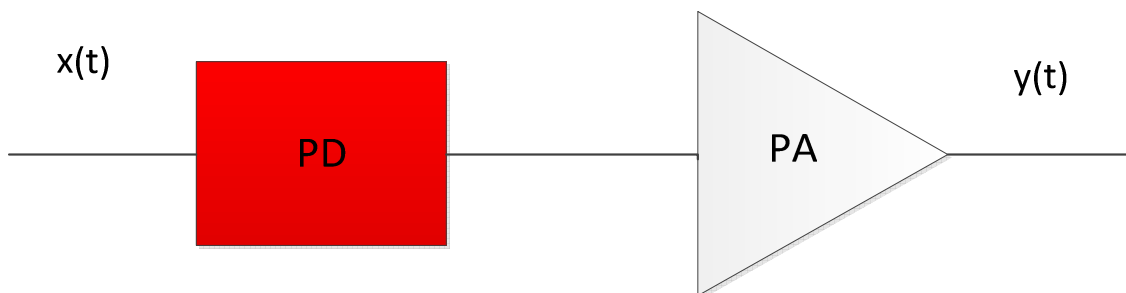
Com es pot veure en l'esquema de la figura, el senyal d'entrada es bifurca en dues branques, en la primera s'envia a l'amplificador de potència i obtenim la sortida distorsionada, i en l'altra s'utilitza el senyal d'entrada sense variacions (amb un retard per sincronitzar-lo amb la senyal de sortida del PA). A partir dels dos senyals es crea el senyal error, que és amplificat i combinat posteriorment amb el senyal de sortida del PA després de realitzar-li una inversió de fase. Aquesta combinació es pot realitzar mitjançant un acoblador.

L'inconvenient d'utilitzar aquesta tècnica radica en la complexitat del circuit i la no-idealitat dels elements, com per exemple l'amplificador de l'error, que en el cas real no seria idealment lineal, i els desequilibris d'amplitud i fase entre les dues branques. En aplicacions de radiofreqüència aquests desequilibris poden comprometre el funcionament del sistema.

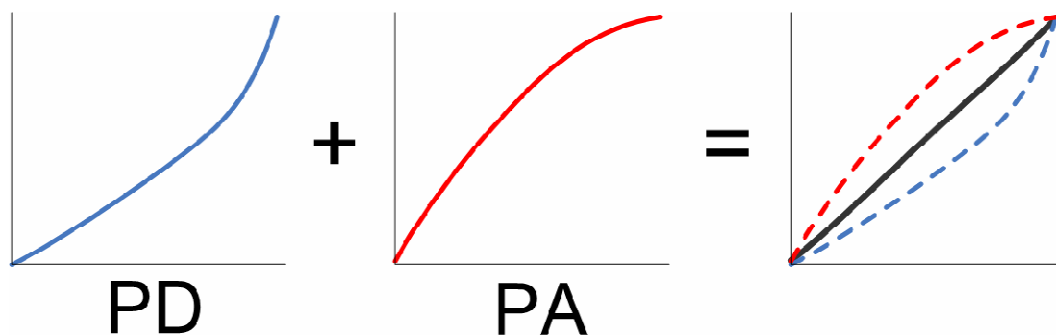
### 1.2.3 Predistorsió

La tècnica de predistorsió és també una de les tècniques més utilitzades actualment en els sistemes de comunicació. Aquesta tècnica consisteix a

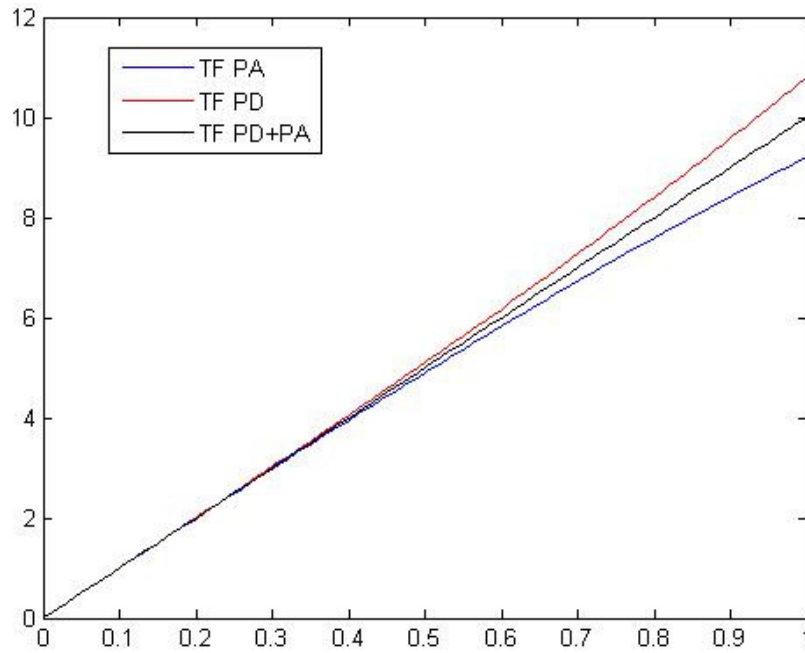
estimar la funció de transferència no lineal de l'amplificador de potència per tal d'aplicar la funció inversa abans de l'entrada del PA, i així aconseguir una funció de transferència equivalent de la interconnexió dels dos blocs (predistorsionador i PA) en cascada lineal.



**Fig. 1.7** Diagrama de blocs de l'estructura de la tècnica de predistorsió



**Fig. 1.8** Explicació gràfica del funcionament de la predistorsió



**Fig. 1.9** Funció de transferència d'un PA no lineal (blau), del seu PD (vermell) i del conjunt PA+PD (negre)

Per a la realització d'aquest projecte s'ha utilitzat la tècnica de la predistorsió digital basada en *Look-up Tables* (LUT). Aquesta tècnica consisteix en adreçar el senyal d'entrada al predistorsionador a una taula de memòria que assigna un guany a cada valor d'entrada. Aquests guanys han estat calculats amb l'objectiu de modelar la funció de transferència inversa del PA.

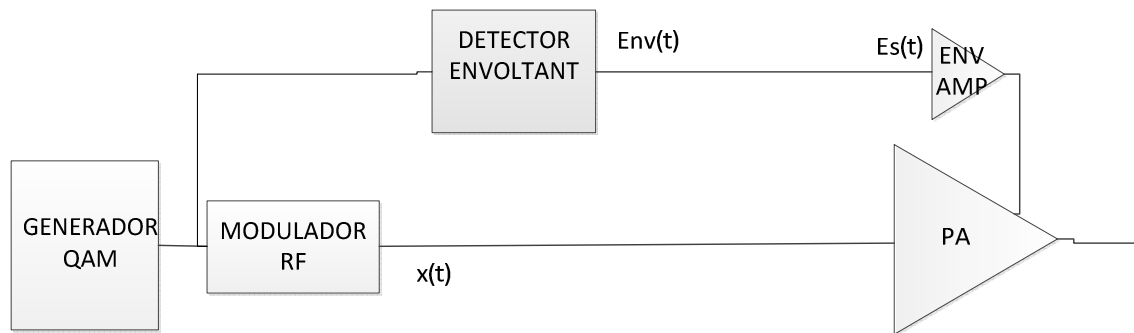
La tècnica de predistorsió digital amb LUTs i els algorismes aplicats per obtenir els valors dels guanys complexes s'explicaran detalladament en el capítol 4.

### 1.3 Envelope Tracking

Actualment, un dels objectius principals en la investigació en el camp dels sistemes de comunicació és la millora de l'eficiència energètica. En els amplificadors de potència existeix un compromís entre linealitat i eficiència. Els PA amb alimentació estàtica comporten una eficiència energètica molt baixa si es vol treballar en la zona lineal, especialment quan es volen amplificar senyals amb un PAPR elevat. Per tant es necessari pensar en un tipus d'alimentació dinàmica. L'eficiència energètica d'un amplificador de potència alimentat dinàmicament i utilitzant tècniques de predistorsió millora més d'un 50%.

La tècnica d'envelope tracking consisteix en alimentar dinàmicament el PA en funció de l'envoltant del senyal que entra a l'amplificador. D'aquesta manera assegurem que per cada mostra s'està utilitzant únicament l'energia necessària en l'alimentació del PA.





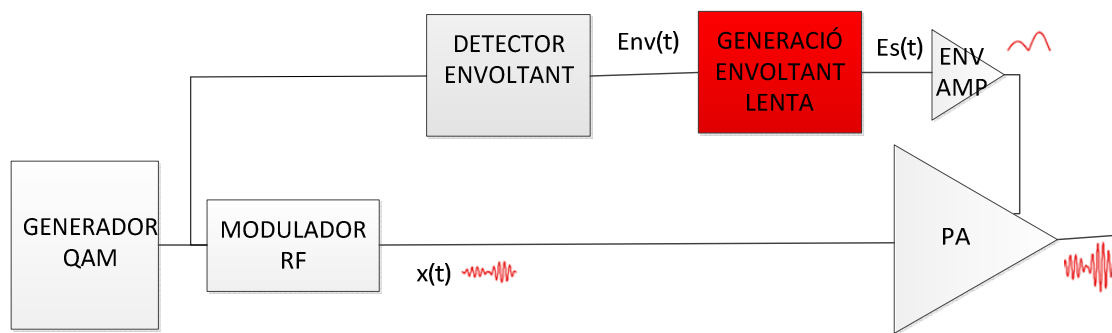
**Fig. 1.10** Esquema d'un PA alimentat dinàmicament amb la tècnica d'envelope tracking

A la Fig. 1.10 es pot veure l'esquema bàsic d'un transmissor amb PA alimentat dinàmicament mitjançant la tècnica d'*envelope tracking*. El senyal d'entrada modulada a RF en amplitud i fase passa per un detector d'envoltant, i aquesta envoltant és amplificada abans d'arribar a l'alimentació del PA. D'aquesta manera, per cada valor del senyal d'entrada, l'alimentació del PA es correspon amb el valor de la seva envoltant.

### 1.3.1 Envoltant lenta

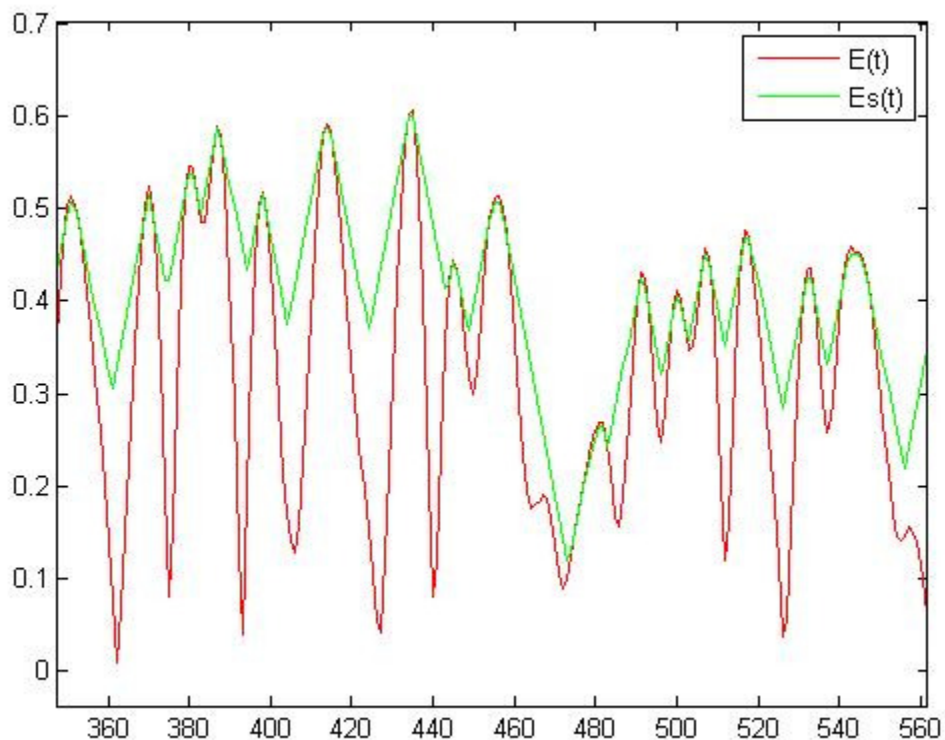
L'esquema anterior és difícilment aplicable en un entorn real, degut a que l'envoltant del senyal pot tenir uns requisits d'*slew rate* i d'amplada de banda massa elevats per poder alimentar l'amplificador en temps real. Aquesta limitació ve imposada per l'amplificador d'envoltant, ja que disseny d'amplificadors d'envoltant eficients amb una amplada de banda de desenes de MHz és d'elevada complexitat. Amb l'objectiu de poder complir aquests requisits, és necessari generar una versió més relaxada de l'envoltant, amb variacions més lentes que les de l'envoltant original i amb una amplada de banda menor. Aquesta versió reduïda de l'envoltant l'anomenarem envoltant lenta.

L'envoltant lenta consisteix en obtenir en temps real a partir de l'envoltant original, una envoltant amb variacions més lentes (disminució de l'*slew rate*) tenint en compte els valors futurs de l'envoltant per tal d'assegurar que l'envoltant lenta sempre estarà per damunt del valor del senyal d'entrada al PA. Això comportarà un error de sincronisme entre l'envoltant lenta i el senyal d'entrada, que caldrà corregir retardant el senyal d'entrada.



**Fig. 1.11** Esquema d'un PA alimentat dinàmicament amb la tècnica d'*envelope tracking*, utilitzant reducció d'envoltant

En la següent figura es representa l'envoltant d'un senyal 16-QAM i la seva envoltant lenta. Cal observar que en els valors màxims les dues envoltants coincideixen, i en la resta de valors l'envoltant lenta es manté sempre per damunt de la ràpida.

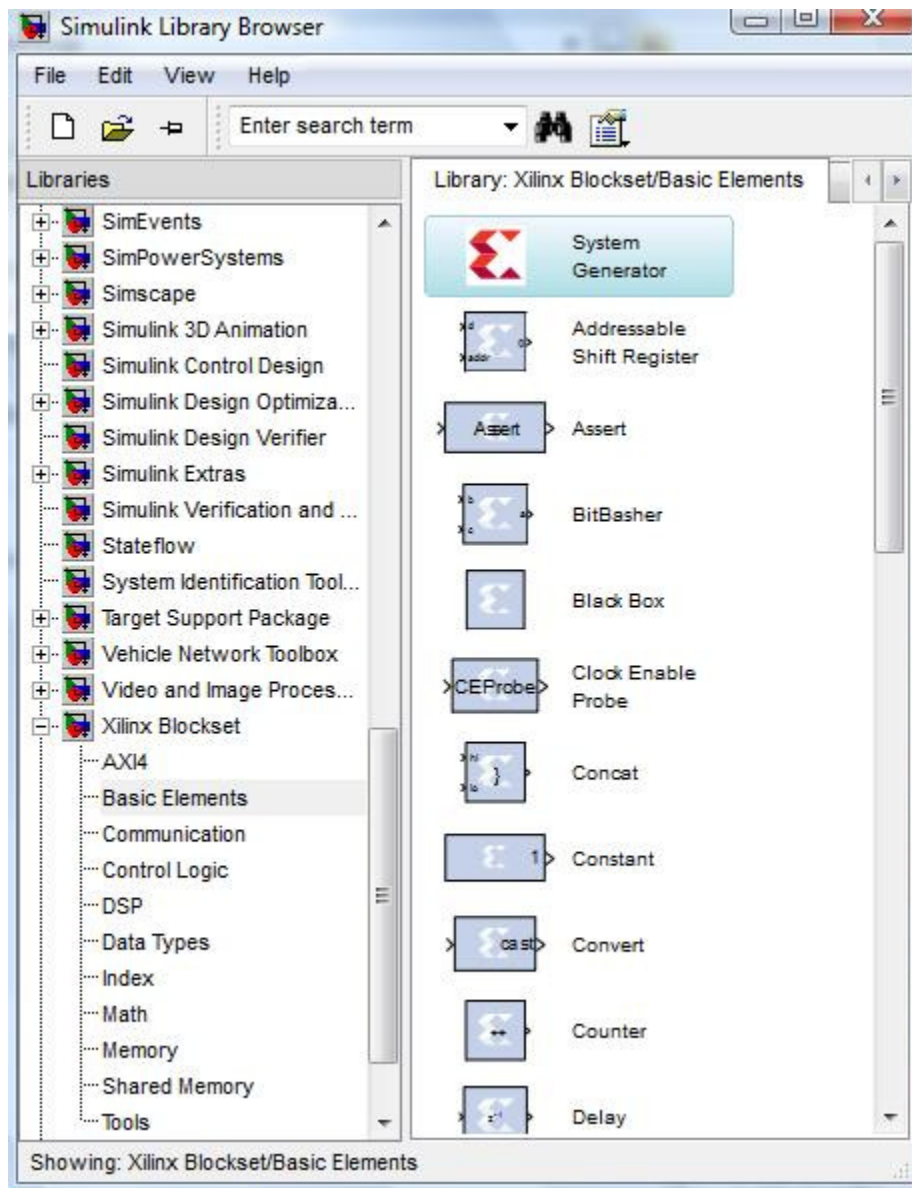


**Fig. 1.12** Comparativa entre l'envoltant ràpida i l'envoltant lenta d'un senyal 16-QAM

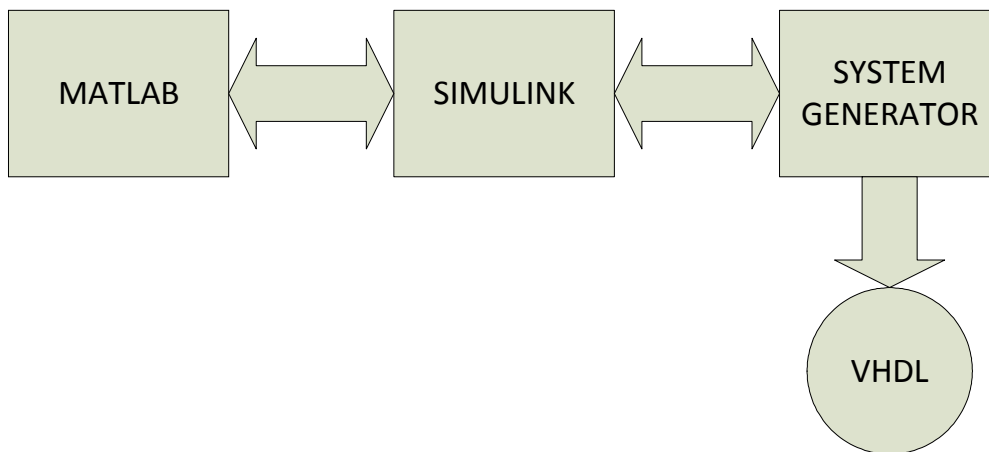
En aquest projecte es modelarà un amplificador de potència alimentat dinàmicament amb la tècnica d'*envelope tracking*, amb utilització d'envoltant lenta. Això comporta que tant en la creació del model del PA com en l'aplicació de tècniques de predistorsió es tindran en compte dues variables d'entrada: el senyal d'entrada al PA i la seva envoltant lenta.

## CAPÍTOL 2. ENTORN DE PROGRAMACIÓ

En la realització d'aquest TFC s'utilitzarà un entorn de treball format per Matlab, Simulink, i System Generator, un software de Xilinx que funciona conjuntament amb Simulink. L'entorn Simulink ens permet dissenyar i simular sistemes dinàmics de forma gràfica i intuïtiva. Per a la realització del projecte s'utilitzaran els blocs de la llibreria Xilinx Blockset. System Generator ens permet obtenir una visió d'alt nivell del sistema, i genera automàticament el codi VHDL necessari per a la implementació sobre una FPGA. Aquest codi és generat de forma òptima per tal d'assegurar la implementació més eficient possible del disseny.



**Fig. 2.1** Llibreria Xilinx Blockset de Simulink

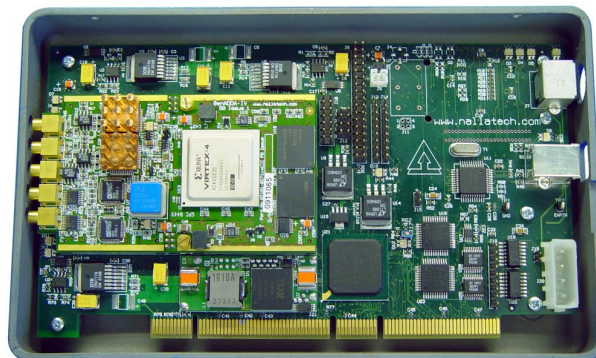


**Fig. 2.2** Diagrama de blocs de l'entorn de programació utilitzat

L'entorn System Generator-Simulink ens permet modelar de forma flexible i robusta sistemes de processat digital de senyal innovadors i d'alt rendiment. Un disseny desenvolupat amb System Generator pot contenir blocs específics de Ssystem Generator (llibreria Xilinx Blockset), codi d'un llenguatge de descripció de hardware tradicional (VHDL, Verilog, etc...) o funcions derivades del llenguatge de programació Matlab (bloc MCode). Tots aquests elements es poden utilitzar simultàniament sobre una FPGA.

Una FPGA (*Field Programmable Gate Array*) és un dispositiu semiconductor que conté blocs de lògica programable mitjançant un llenguatge especialitzat. Aquesta lògica permet realitzar des de funcions senzilles com les que realitzen les portes lògiques o els circuits combinacionals fins a sistemes complexos integrables en un xip.

L'avantatge principal de les FPGA respecte a un ASIC (Circuit integrat per a una aplicació específica) és la capacitat de reprogramació, i el seu cost de desenvolupament i adquisició per una quantitat reduïda de dispositius és menor.



**Fig. 2.3** FPGA Virtex 4 de Xilinx

## CAPÍTOL 3. MODEL DE L'AMPLIFICADOR

En la implementació del projecte, el primer pas que cal fer és crear un model del PA que tingui en compte els efectes de no linealitat produïts per la funció de transferència típica dels amplificadors, com pel fet d'estar treballant amb una alimentació del PA dinàmica dependent de l'envoltant lenta (Envelope tracking).

En aquest capítol, primerament es presentarà el model matemàtic escollit per modelar l'amplificador de potència, posteriorment es crearà el model en el nostre entorn de programació i s'observaran els resultats.

### 3.1. Formulació matemàtica

El model matemàtic escollit considera que el senyal de sortida depèn, de forma polinòmica, del senyal d'entrada al PA i de la seva envoltant lenta. El model pot considerar mostres anteriors del senyal d'entrada, de l'envoltant lenta o d'ambdues (model PA amb memòria) o no considerar-les (model PA sense memòria).

L'equació utilitzada per modelar el PA és la següent:

$$y[n] = \sum_{j=0}^M \sum_{q=0}^Q \sum_{i=0}^N \sum_{p=0}^P \gamma_{piqj} \cdot x[n-\tau_i] |x[n-\tau_i]|^p \cdot |E_s[n-\tau_j]|^q \quad (3.1)$$

Aquesta equació consisteix en el desenvolupament polinòmic del valor absolut del senyal complex d'entrada i de la seva envoltant lenta. Els valors de P i Q són, respectivament, el seu màxim exponent considerat en el model. Els vectors M i N determinen les mostres anteriors del senyal d'entrada i de l'envoltant lenta que es consideren en el model. Per exemple, si N=[0 1 3] es consideren les mostres  $x[n]$ ,  $x[n-1]$  i  $x[n-3]$ . Per tant, les longituds dels vectors M i N es corresponen amb la quantitat de mostres anteriors de l'envoltant lenta i del senyal d'entrada utilitzades, respectivament. El valor de  $\gamma_{piqj}$  és diferent per cada terme de l'equació i es pot obtenir amb les dades conegudes d'entrada i sortida a través de l'algoritme Least Squares, que s'explicarà en el capítol 4.

Per a la implementació en Simulink, es considerarà un model sense memòria, és a dir, en la equació anterior els inputs M i N prendran valor 0. D'aquesta forma, l'equació anterior es redueix de la següent forma:

$$y[n] = \sum_{j=0}^Q \sum_{p=0}^P \gamma_{pq} \cdot x[n] |x[n]|^p \cdot |E_s[n]|^q \quad (3.2)$$

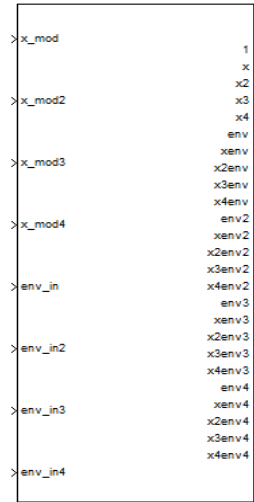
Aquest model permet una implementació senzilla i eficient en un entorn Simulink. En el nostre model es prendran valors  $P=Q=4$ .



Un cop s'obté el desenvolupament polinòmic del senyal d'entrada i de l'envoltant lenta, cal extreure les 25 combinacions possibles, que donaran lloc als 25 termes de l'equació del PA ( $x^0 \cdot E_s^0, x^1 \cdot E_s^0 \dots x^4 \cdot E_s^4$ ).

$$y[n] = \sum_{q=0}^4 \sum_{p=0}^4 \gamma_{pq} \cdot x[n] \cdot |x[n]|^p \cdot |E_s[n]|^q \quad (3.3)$$

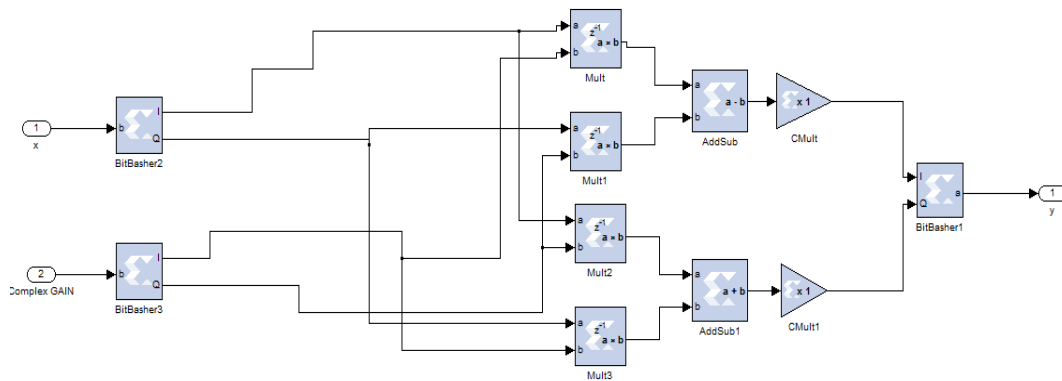
El bloc de la Fig. 3.3 permet crear les 25 combinacions entre els diferents termes del desenvolupament polinòmic del senyal d'entrada i de l'envoltant lenta.



**Fig. 3.3** Bloc multiplicador que dóna a la sortida les 25 combinacions entre els diferents exponents de  $x[n]$  i  $E_s[n]$

Seguint l'equació proposada pel model del PA, es necessari multiplicar cadascuna de les 25 sortides del bloc anterior pel seu corresponent guany complex. Aquests guanys es corresponen amb els valors de  $\gamma_{pq}$  de l'equació 3.3 i han sigut obtinguts en Matlab mitjançant l'algoritme Least Squares amb dades reals d'entrada i sortida. Després de multiplicar els 25 canals pel seu corresponent guany i sumar-los, únicament falta multiplicar la sortida pel senyal d'entrada (també complex) degudament alineat amb la sortida del bloc anterior. D'aquesta forma s'obté la sortida del sistema que modela el comportament del PA.

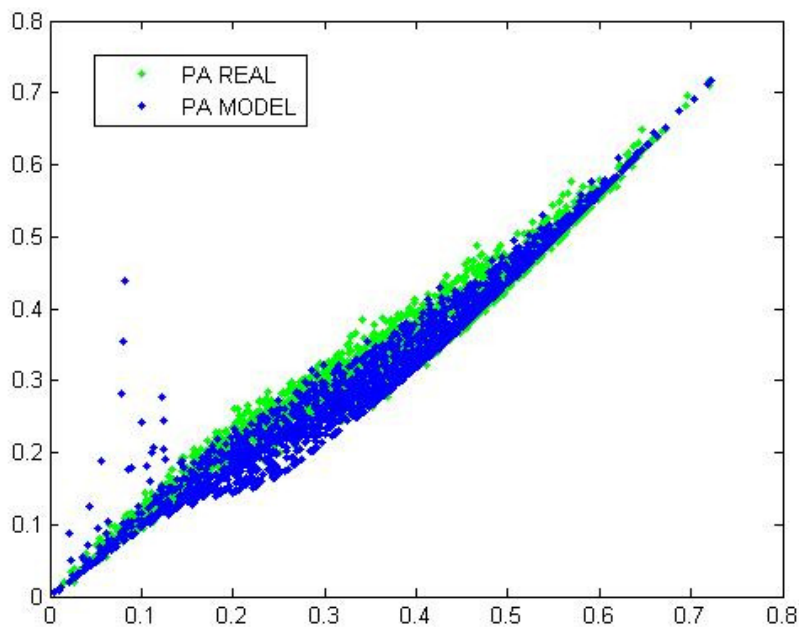




**Fig. 3.4** Detall del bloc que permet realitzar operacions entre dos senyals complexos.

### 3.3. Resultats

En aquest apartat es presenten els resultats de simulació obtinguts de la implementació del model polinòmic. En primer lloc es mostra la corba AM-AM característica d'un PA alimentat dinàmicament utilitzant *envelope tracking*.

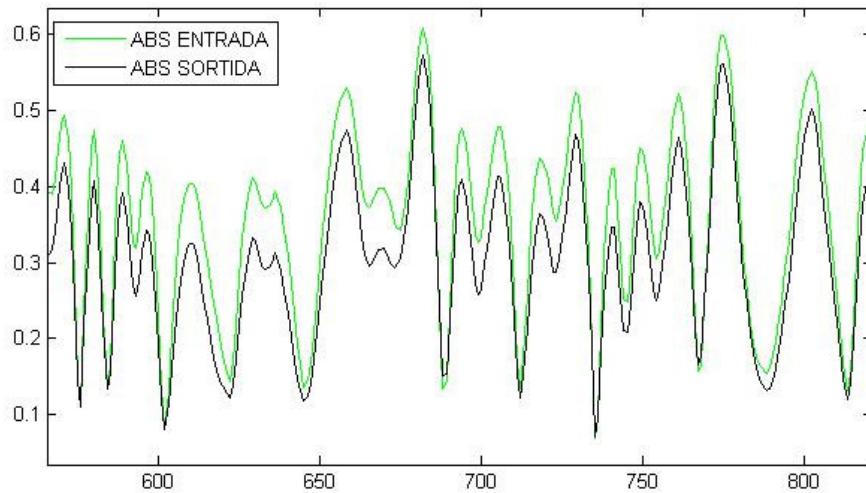


**Fig. 3.5** Corba AM-AM del PA real i del model creat

Els punts corresponents a la corba que modela el PA (blava) que no segueixen el comportament desitjat són deguts a la funció de sincronització dels senyals d'entrada i sortida al model recuperats en Matlab, ja que al sincronitzar els dos

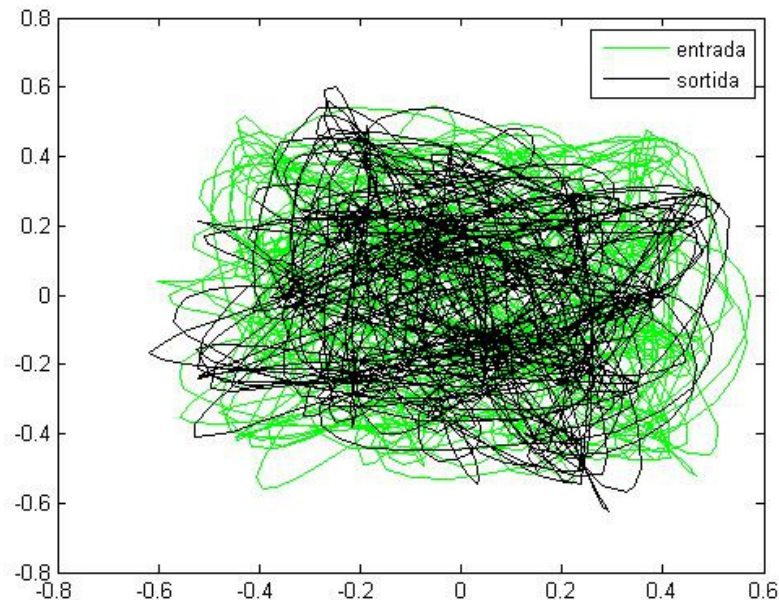
senyals, els punts inicials i finals de la memòria on s'han carregat no tenen correspondència real.

En la Fig. 3.6 es poden veure les senyals temporals d'entrada i sortida al model del PA.



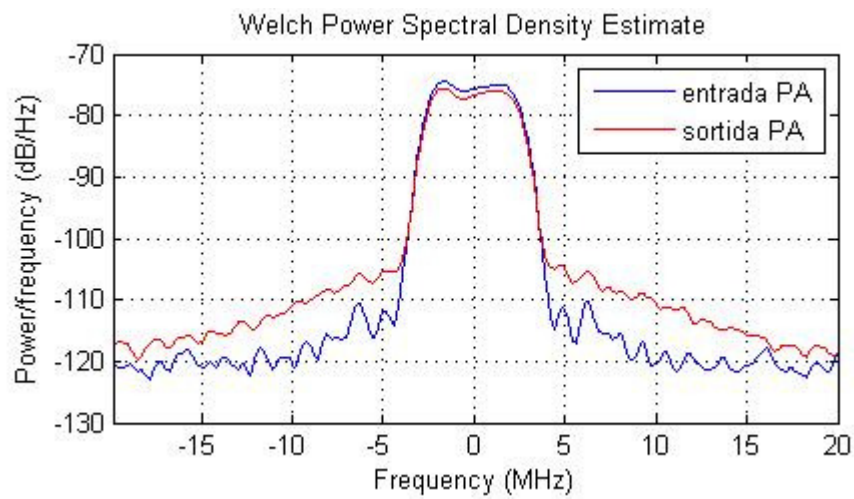
**Fig. 3.6** Senyals temporals d'entrada i sortida al PA en valor absolut.

En la Fig. 3.7 es pot veure amb claredat l'efecte de la distorsió dins de banda produïda pel model del PA. Podem veure la constel·lació amb trajectòries on s'aprecia un error important entre les senyals d'entrada i sortida al PA.



**Fig. 3.7** Entrada i sortida complexa al model de PA.

També cal destacar l'efecte de la distorsió fora de banda creada per la no linealitat del PA, que es pot apreciar en el recreixement espectral que presenta el senyal de sortida respecte al senyal d'entrada (veure Fig. 3.8)



**Fig. 3.8** Espectres freqüencials de les senyals d'entrada i sortida del PA.

## CAPÍTOL 4. PREDISTORSIÓ DIGITAL AMB LOOK-UP TABLES (LUTs)

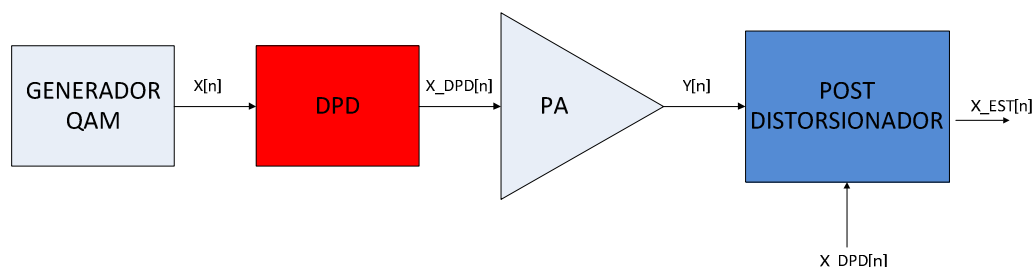
En aquest capítol s'explicarà el concepte de predistorsió digital com a tècnica de correcció de les no-linealitats introduïdes pel PA, dels algorismes que ens permeten estimar la funció de transferència inversa del PA (Least Squares i Least Mean Squares), i de l'implementació en taules de memòria fent servir els blocs que ens proporciona la llibreria Xilinx Blockset de System Generator.

### 4.1. Estructura bàsica. Esquema de blocs

La tècnica de predistorsió consisteix en introduir un bloc entre el senyal d'entrada i l'amplificador de potència amb la funció de aplicar la funció de transferència inversa del PA al senyal per tal de que a la sortida de l'amplificador el senyal de sortida sigui idèntic al senyal d'entrada, como si el PA tingués un comportament idealment lineal com es desitjaria.

Per obtenir la funció de transferència inversa del PA, és necessari monitoritzar els senyals d'entrada i sortida al PA per tal de poder comparar els dos senyals i estimar l'equació que els relaciona. D'aquesta operació s'encarrega el bloc postdistorsionador que es troba a la sortida del PA. El postdistorsionador rep a la seva entrada el senyal de sortida del PA, i té com a referència el senyal d'entrada al PA. El seu objectiu es obtenir a la sortida un senyal igual a la referència (senyal d'entrada al PA). Així, un cop el senyal d'entrada al PA i el senyal de sortida del postdistorsionador són iguals, la funció de transferència del bloc postdistorsionador és exactament la funció de transferència inversa del PA.

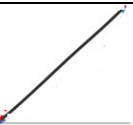
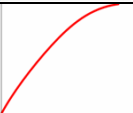
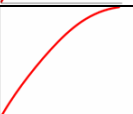
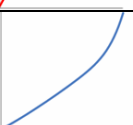
Un cop obtinguda la funció de transferència inversa, únicament cal copiar els valors de guany obtinguts pel bloc postdistorsionador al bloc predistorsionador (PD), d'aquesta forma la relació entrada-sortida del conjunt PD+PA serà lineal tal com es desitja.



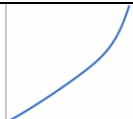
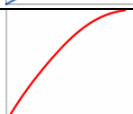

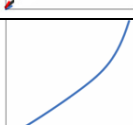
**Fig. 4.1** Diagrama de blocs de l'estructura d'un sistema de Identificació indirecta

Per a una bona identificació de la funció inversa del PA per part del postdistorsionador, és convenient inicialitzar el sistema amb el bloc DPD desactivat, és a dir, forçant  $x_{DPD}[n]=x[n]$ . D'aquesta forma el postdistorsionador podrà realitzar una correcta identificació dels guanys i copiar-los al bloc DPD. Un cop ja s'ha realitzat una bona identificació dels guanys ja es pot obrir el bloc DPD, d'aquesta forma la relació entre  $x[n]$  i  $y[n]$  serà lineal tal com es desitja. Mentre el sistema funciona amb el DPD activat, el bloc post-PD s'encarrega d'actualitzar dinàmicament els guanys en funció del senyal d'entrada i copiar-los al bloc DPD.

**Taula 4.1.** Relació entrada sortida entre els diferents blocs amb el bloc DPD desactivat

Amb DPD desactivat		
$x[n]$ vs $x_{dpd}[n]$		
$x_{dpd}[n]$ vs $y[n]$		
$x[n]$ vs $y[n]$		
$y[n]$ vs $x_{est}[n]$		

**Taula 4.2.** Relació entrada sortida entre els diferents blocs amb el bloc DPD activat

Amb DPD activat		
$x[n]$ vs $x_{dpd}[n]$		
$x_{dpd}[n]$ vs $y[n]$		
$x[n]$ vs $y[n]$		
$y[n]$ vs $x_{est}[n]$		

En aquestes taules en pot veure com un cop estimada la funció de transferència inversa del PA en el bloc postdistorsionador i s'activa el PD, la funció de transferència entre el senyal generat (sense distorsió) i la sortida del PA és la desitjada.

En les diferents estructures de predistorsió que es proposen en aquest projecte, s'utilitzarà l'estructura de blocs bàsica explicada en aquest capítol, utilitzant l'algoritme Least Mean Squares (LMS) com a mètode per identificar els guanys de la funció de predistorsió en el bloc postdistorsionador.

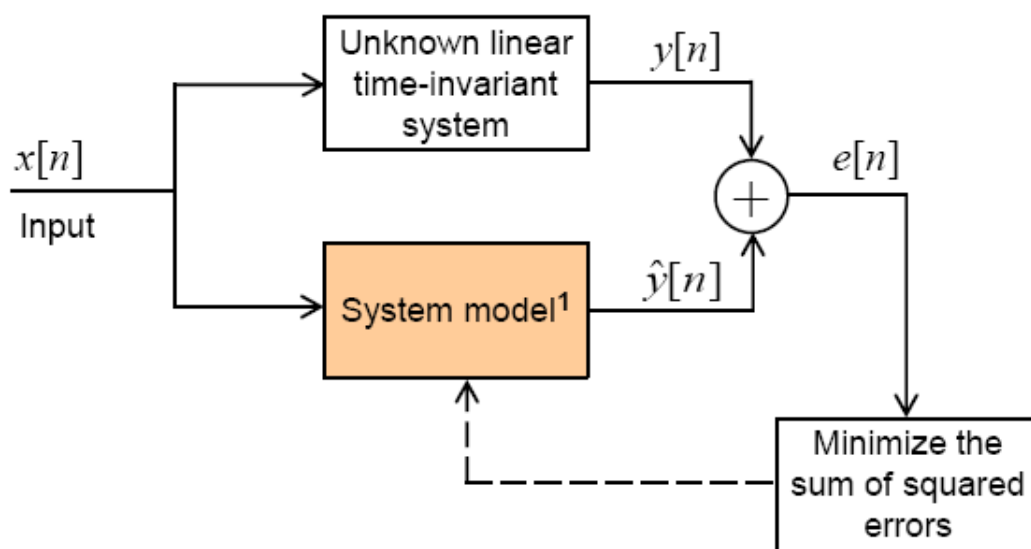
## 4.2. Identificació dels guanys de predistorsió

En aquest apartat es presentaran dos algoritmes matemàtics sovint utilitzats per obtenir els guanys aplicats en les funcions de predistorsió. Es tracta dels algoritmes Least Squares (LS) i Least Mean Squares (LMS).

### 4.2.1 Least Squares

L'algoritme Least Squares s'utilitza en la major part de les disciplines científiques en les que s'obtenen dades provinents de mesures de diferents sistemes físics. També és un algoritme útil per estimar els paràmetres d'un sistema del qual es desconeix la formulació matemàtica de la seva funció de transferència. En el nostre cas l'algoritme ens serà útil per estimar els paràmetres de la funció de predistorsió.

L'esquema bàsic que descriu la creació del model d'un sistema LTI (lineal i invariant en el temps) mitjançant l'algoritme Least Squares és el següent:



**Fig. 4.2** Diagrama de blocs de l'estructura d'un sistema amb predistorsió

El funcionament consisteix en bifurcar el senyal d'entrada al nostre sistema en dues branques. En la primera s'excita el sistema LTI que volem modelar i en la segona s'excita el model. A partir dels dos senyals de sortida s'obté el senyal error. L'objectiu de l'algoritme Least Squares és minimitzar la suma del quadrat dels errors i realimentar el model per tal de reduir l'error entre els senyals de sortida del sistema i del model.

En l'exemple de la identificació del model del PA explicat en el capítol 3, la relació entre l'entrada i la sortida és la següent:

$$y_{\text{mod}}[n] = \sum_{q=0}^Q \sum_{p=0}^P \gamma_{pq} \cdot x[n] \cdot |x[n]|^p \cdot |E_s[n]|^q \quad (4.1)$$

Per tant, l'equació matricial que regeix el model del sistema és la següent:

$$y_{\text{mod}}[n] = \mathbf{X}_n^T \boldsymbol{\lambda} \quad (4.2)$$

On  $\mathbf{X}_n$  és el vector de les diferents combinacions entre els termes del polinomi del senyal d'entrada i l'envoltant lenta i  $\boldsymbol{\lambda}$  el vector de guanys. Els vectors de dades són de longitud L mostres, per tant la matriu n pren valor entre 0 i L-1.

$$\mathbf{X}_n = \begin{pmatrix} x[n] \\ \vdots \\ x[n]|x[n]|^p \\ x[n]E_s[n] \\ \vdots \\ x[n]|x[n]|^p E_s[n] \\ \vdots \\ x[n]E_s[n]^Q \\ \vdots \\ x[n]|x[n]|^p E_s[n]^Q \end{pmatrix}, \boldsymbol{\lambda} = \begin{pmatrix} \gamma_{00} \\ \vdots \\ \gamma_{P0} \\ \gamma_{01} \\ \vdots \\ \gamma_{P1} \\ \vdots \\ \gamma_{0Q} \\ \vdots \\ \gamma_{PQ} \end{pmatrix}, \mathbf{X} = (\mathbf{X}_0 \quad \mathbf{X}_1 \quad \dots \quad \mathbf{X}_{L-1}), \mathbf{Y} = \begin{pmatrix} y[0] \\ y[1] \\ \vdots \\ y[L-1] \end{pmatrix}$$

El vector error es defineix com la diferència entre les mostres de sortida del sistema real i les mostres de sortida del model.

$$e[n] = y[n] - y_{\text{mod}}[n] \quad (4.3)$$

Per tant, l'equació en funció de l'error queda de la següent forma:

$$e[n] = y[n] - y_{\text{mod}}[n] = y[n] - \mathbf{X}_n \cdot \boldsymbol{\lambda} \quad (4.4)$$

I els valors dels coeficients es calculen de la forma que es mostra en l'equació 4.5

$$\lambda = (\mathbf{X} \cdot \mathbf{X}^T)^{-1} \cdot \mathbf{X} \cdot \mathbf{Y} = \mathbf{R}_{xx}^{-1} \cdot \mathbf{r}_{yx} \quad (4.5)$$

L'algoritme LMS calcula els coeficients  $w_k$  de forma que redueix al màxim el valor de l'error quadràtic.

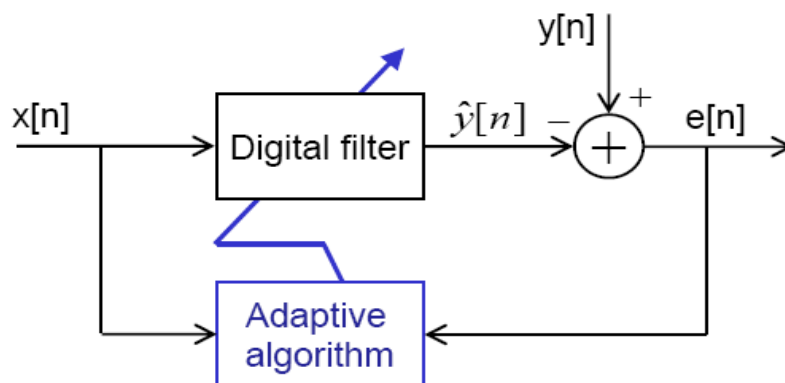
L'algoritme Least Squares és molt eficient per obtenir els paràmetres de la funció de predistorsió, però la seva complexitat matemàtica és elevada (implica productes i inversió de matrius i càlcul de gradients). Per tant és un algoritme molt útil quan s'utilitza en un entorn de programació tipus Matlab, però és difícil d'implementar en un entorn gràfic d'alt nivell utilitzant blocs de la llibreria Xilinx Blockset en Simulink.

Per solucionar aquest problema, cal optar per un algoritme d'identificació de guanys igualment eficient però més senzill d'implementar amb blocs en un entorn Simulink. En aquest projecte s'ha optat per l'algoritme Least Mean Squares (LMS).

#### 4.2.2 Least Mean Squares

L'algoritme Least Mean Squares (LMS) s'utilitza en sistemes variants en el temps com, per exemple, les comunicacions sense fils. En aquests casos, les variacions en el temps són sovint desconegudes i impredecibles. Per tant, és necessari pensar en un sistema capaç de modificar dinàmicament els seus coeficients per poder realitzar les correccions necessàries en cada instant de temps al senyal d'entrada. Aquesta tècnica s'anomena filtratge adaptatiu.

En la figura següent es pot veure esquemàticament el funcionament de la tècnica de filtratge adaptatiu.

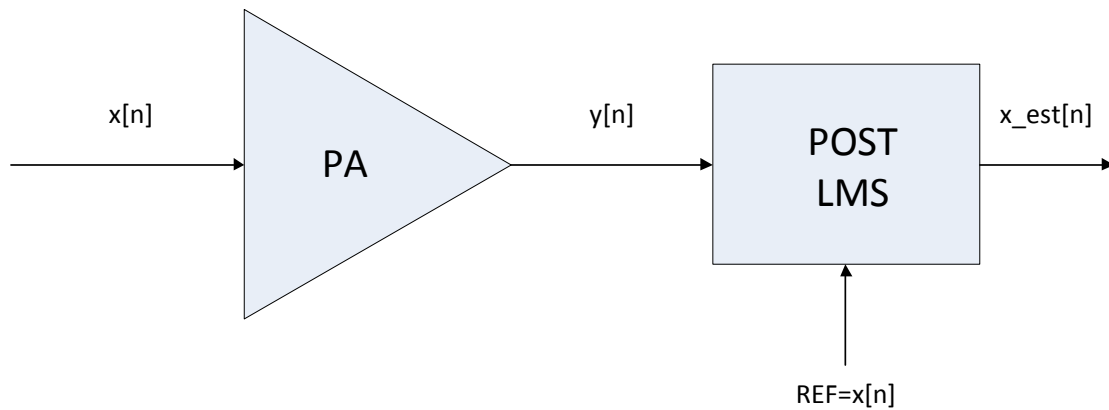


**Fig. 4.3** Diagrama de blocs de l'estructura bàsica de l'algoritme LMS



La tècnica de filtratge adaptatiu consisteix en la creació del senyal error definit com la diferència entre el senyal de sortida del nostre model i el senyal de sortida desitjat. Aquest error serà tractat en el bloc de LMS (algoritme adaptatiu) i servirà per realimentar el model. De forma iterativa s'aconsegueix minimitzar l'error entre el model i el senyal de sortida desitjat.

En el cas de la predistorsió, l'algoritme LMS s'aplica en el bloc postdistorsionador. En aquest bloc entra el senyal distorsionat pel PA i té com a referència el senyal d'entrada al PA. L'objectiu del postdistorsionador és, a través de l'algoritme LMS, aconseguir un senyal de sortida el més semblant possible al senyal de referència.



**Fig. 4.4** Esquema general de l'estructura PA+POST amb LMS

La relació entre l'entrada i la sortida del bloc postdistorsionador és la donada per l'equació 4.6

$$x\_est[n] = G_{LUT} \cdot y[n] \quad (4.6)$$

L'algoritme aplicat per a l'actualització dels guanys de la funció de predistorsió és el següent:

$$G_{new}(|y[n]|) = G_{old}(|y[n]|) + \mu \cdot e[n] \cdot y[n] \quad (4.7)$$

En l'equació anterior,  $G_{new}$  i  $G_{old}$  són els valor de guany obtingut i anterior, respectivament. L'error està definit com la diferència entre la sortida del model de predistorsió ( $x\_est$ ) i el senyal de referència de l'algoritme  $x[n]$  (el senyal d'entrada al PA),  $e[n] = x[n] - x\_est[n]$ .  $y[n]$  és la senyal distorsionada que surt del PA i entra al postdistorsionador. Per últim,  $\mu$  és un paràmetre que regula la velocitat de convergència de l'algoritme i el seu valor oscil·la típicament entre 0 i 2.

En el moment de fixar el valor de  $\mu$  cal tenir en compte que existeix un compromís entre la velocitat de convergència i la precisió de l'algoritme:

- $\mu$  elevat: L'algoritme LMS convergeix ràpidament, però es produeix una pèrdua de precisió.
- $\mu$  baix: L'algoritme LMS convergeix de forma més lenta, però amb més precisió

En la següent figura es pot veure la implementació en Simulink de l'algoritme LMS per al càlcul dels guanys de la funció de predistorsió.

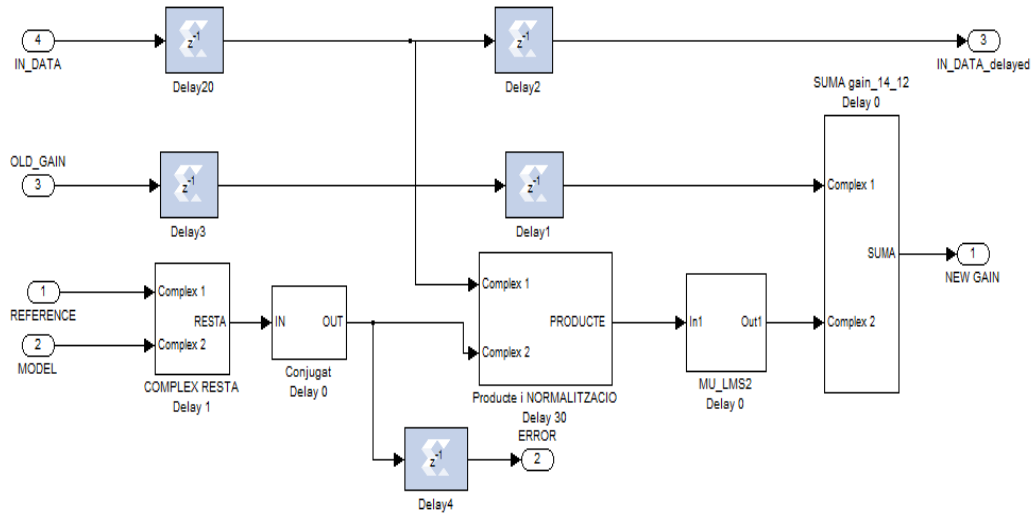


Fig. 4.5 Implementació de l'algoritme LMS amb Simulink

### 4.3. Implemetació en LUTs

Per a la implementació de la predistorsió en aquest projecte s'utilitzarà la tècnica de predistorsió digital en *Look-up Tables* (LUTs). Aquesta tècnica consisteix en implementar la funció de transferència inversa del PA mitjançant una o diverses taules de guanys complexos.

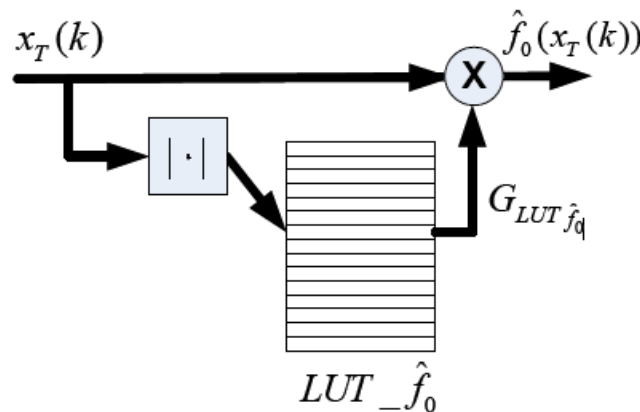


Fig. 4.6 Cel·la bàsica de predistorsió (BPC) amb LUT

El funcionament de la cel·la bàsica de predistorsió que es mostra en la figura anterior consisteix en aplicar una correcció al senyal  $x_t(k)$  multiplicant-lo per un guany complex determinat per la posició corresponent de la LUT. Aquesta posició s'obté a partir del valor absolut del senyal  $x_t(k)$ . Els guanys es van actualitzant dinàmicament aplicant l'algoritme LMS.

$$f_0(x_T(k)) = x_T(k) \cdot G_{LUT} \quad (4.8)$$

Inicialment, es desactiva el bloc DPD del sistema i s'activa el sistema LMS de bloc postdistorsionador. D'aquesta forma els guanys de les LUTs es van actualitzant fins que convergeixen als valors que ens permeten obtenir la funció de predistorsió. Les taules de guanys del postdistorsionador es copien exactament en el bloc DPD per així, una vegada activat, poder predistorsionar correctament el senyal d'entrada.

Per a la implementació de les taules de memòria en els blocs postdistorsionador i DPD en l'entorn de programació Simulink s'utilitzarà com a element central la memòria Dual Port RAM disponible a la llibreria Xilinx Blockset.



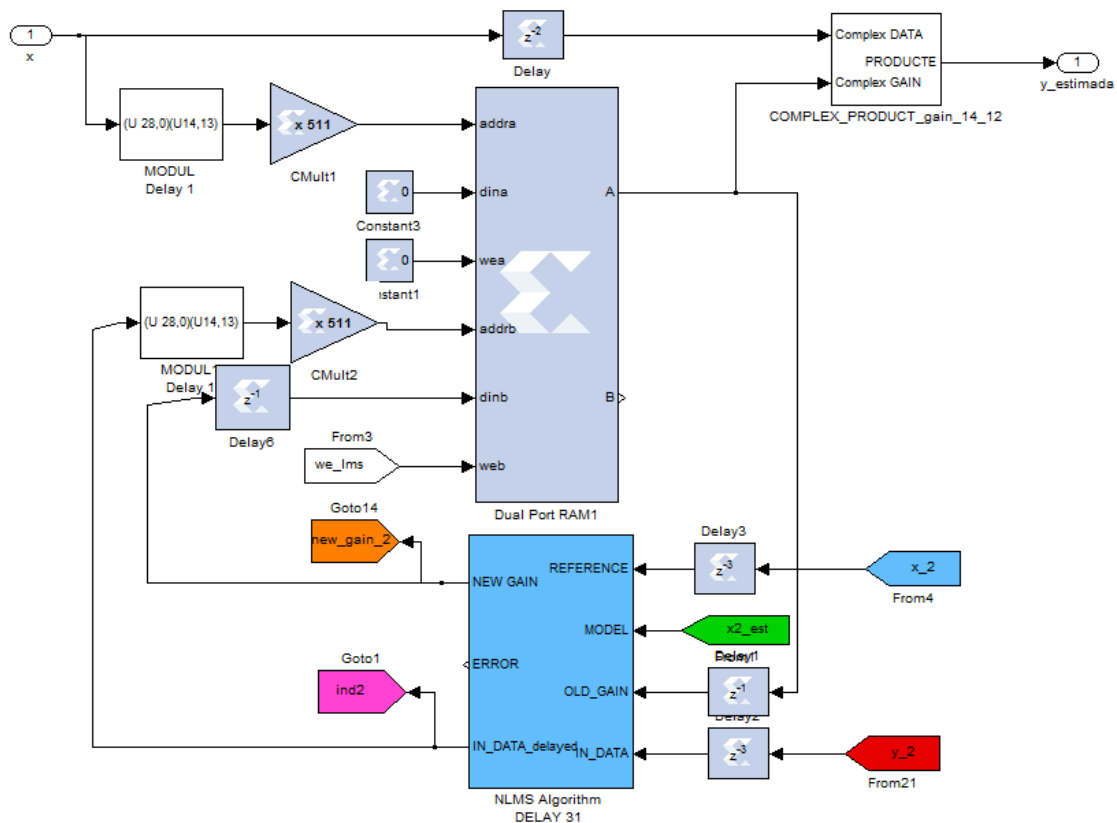
**Fig. 4.7** Memòria Dual Port RAM

La memòria Dual Port RAM és molt útil degut a que disposa de 2 ports d'entrada que es poden utilitzar simultàniament. Això ens permetrà consultar a través del port A la direcció de memòria que cal consultar en funció del mòdul del senyal d'entrada al bloc i, al mateix temps, modificar les dades del guanys

que s'obtenen aplicant l'algorisme LMS amb l'objectiu de que la funció de predistorsió convergeixi al seu valor desitjat.

En el nostre cas només s'utilitzarà un port de sortida (port A) ja que el port B únicament s'utilitza per actualitzar les dades internes de la taula. Aquestes dades només surten de la taula pel port A quan l'adreçament determina la posició del guany complex que cal aplicar al senyal d'entrada.

La Fig 4.8 mostra el funcionament del bloc postdistorsionador utilitzant únicament una LUT.



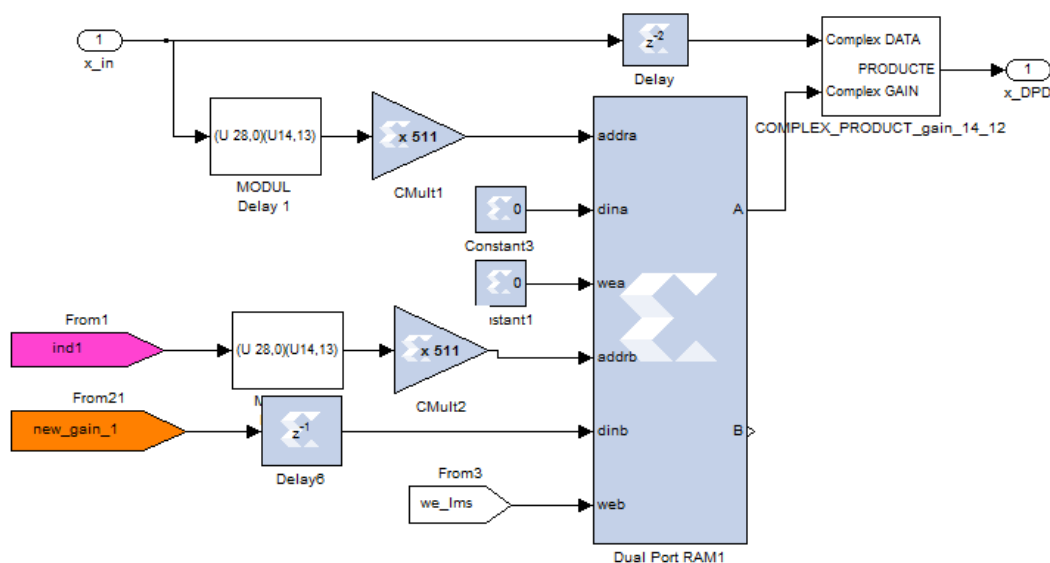
**Fig. 4.8** Bloc postdistorsionador amb una única LUT

La implementació mostrada a la Fig. 4.8 té un doble objectiu: l'adreçament a la LUT en funció del valor absolut del senyal d'entrada (port A) , i l'actualització dels guanys de la taula utilitzant l'algorisme LMS (port B). Es calcula el mòdul del senyal complex d'entrada i es determina la posició de memòria de la qual cal extreure el guany que multiplica el propi senyal complex d'entrada amb l'objectiu d'implementar la funció de predistorsió.

D'altra banda, amb les dades d'entrada i sortida del bloc postdistorsionador i la referència del senyal d'entrada a l'amplificador de potència, s'aplica dinàmicament l'algorisme LMS i s'actualitzen els guanys de la LUT. El funcionament és molt similar al realitzat en el port A de la memòria: S'obté la posició de la taula de la qual cal modificar el guany a partir del valor absolut del

senyal d'entrada al bloc LMS i es grava el nou valor de guany complex obtingut per l'algoritme LMS en la posició corresponent.

El funcionament del bloc predistorsionador és molt similar, amb una única diferència: No s'aplica l'algoritme LMS, ja que aquest s'aplica en el postdistorsionador i els guanys de la LUT s'obtenen copiant els valors de la LUT del postdistorsionador cada cop que es realitza una actualització.



**Fig. 4.9** Bloc DPD amb una única LUT

El funcionament del bloc de la figura és similar al del postdistorsionador. Es calcula el mòdul del senyal d'entrada i es determina la posició de memòria de la taula a utilitzar. A la sortida es multiplica el senyal d'entrada pel guany complex obtingut de la taula. D'altra banda, a través del port B es van actualitzant les dades dels guanys de les diferents posicions de memòria que obté el bloc postdistorsionador aplicant l'algoritme LMS.

En el moment d'escollir la mida de la taula de memòria, caltenir en compte la existència d'un compromís entre la precisió en l'adreçament i la velocitat de convergència de la funció de predistorsió:

- Valor alt de longitud de la taula: S'aconsegueix una bona precisió en l'adreçament ja que l'error de quantificació és menor. Per contra, el sistema accedirà amb menys freqüència a cadascuna de les posicions de memòria, el que comportarà que l'algoritme iteratiu LMS trigui més temps en convergir a la funció de predistorsió desitjada. Aquest problema és especialment crític en les posicions de memòria corresponent a valors d'amplitud del senyal d'entrada poc probables.

- Valor baix de longitud de la taula: En aquest cas, al existir menys posicions de memòria en la taula, s'accedeix a cadascuna de les posicions amb una freqüència elevada. Això comporta que l'algoritme LMS realitza més iteracions en un temps determinat i per tant arribarà a la convergència amb més velocitat. Per contra, disminueix la precisió en l'adreçament ja que al tenir menys posicions en la taula de memòria l'error de quantificació augmenta.

En aquest projecte es considera un PA alimentat dinàmicament amb la tècnica d'*envelope tracking*, per tant es consideren dues variables d'entrada al model del PA: El senyal d'entrada i la seva envoltant lenta. Per tant, es necessari pensar en una arquitectura que permeti utilitzar la tècnica de la predistorsió digital amb LUTs considerant ambdues variables.

En els propers capítols es presentaran dues tècniques de predistorsió basades en una arquitectura multitaule. Per una banda, una tècnica basada en l'adreçament del senyal d'entrada cap a diferents LUTs en funció del valor de la seva envoltant lenta, i l'altra en la utilització simultània de diferents taules de memòria utilitzant un desenvolupament polinòmic de l'envoltant lenta.

## CAPÍTOL 5. PREDISTORSIÓ DIGITAL PER SEPARACIÓ DEL SENYAL EN FUNCIO DE L'ENVOLTANT LENTA

### 5.1. Concepte

En aquest capítol es presenta una tècnica de predistorsió digital amb LUTs ideada per a corregir els efectes de no-linealitat introduïts per un amplificador de potència alimentat dinàmicament amb seguiment d'envoltant. Per aquest motiu, es treballa amb les dues variables d'entrada esmentades en capítols anteriors: El propi senyal d'entrada i la seva envoltant lenta.

Tenint en compte que existeixen dues variables d'entrada, no és possible aplicar la tècnica de predistorsió digital amb una sola LUT, ja que com s'ha explicat en el capítol 4, l'adreçament a la taula de memòria es realitza a partir del valor absolut del senyal d'entrada. Així doncs, si s'utilitza únicament una LUT per a implementar la funció de predistorsió no es té en compte l'efecte que produeix l'alimentació dinàmica del PA sobre el senyal, i no s'aconseguiria implementar la funció de predistorsió desitjada.

Una solució al problema de tenir dues variables d'entrades consisteix en una implementació multitaula. És a dir, implementar la funció de predistorsió utilitzant diferents taules de memòria. Això implica, per cada mostra del senyal d'entrada, obtenir un guany de cadascuna de les taules de memòria disponibles i combinar les sortides de cada cel·la bàsica de predistorsió de forma adient per a implementar la funció de predistorsió desitjada.

En aquest capítol es proposa una estructura de predistorsió multitaula basada en la separació del senyal d'entrada en funció de la seva envoltant lenta. Es tracta de fixar nivells de quantificació (tants com taules de memòria disponibles) de l'envoltant lenta. Per a cada mostra d'entrada es calcula el valor de la seva envoltant lenta i es dirigeix la mostra a la BPC (*basic predistorsion cell* o cel·la bàsica de predistorsió) corresponent. En la BPC es realitza l'adreçament en funció del valor absolut del senyal d'entrada, que es multiplica pel guany emmagatzemat en la posició corresponent de la taula de memòria.

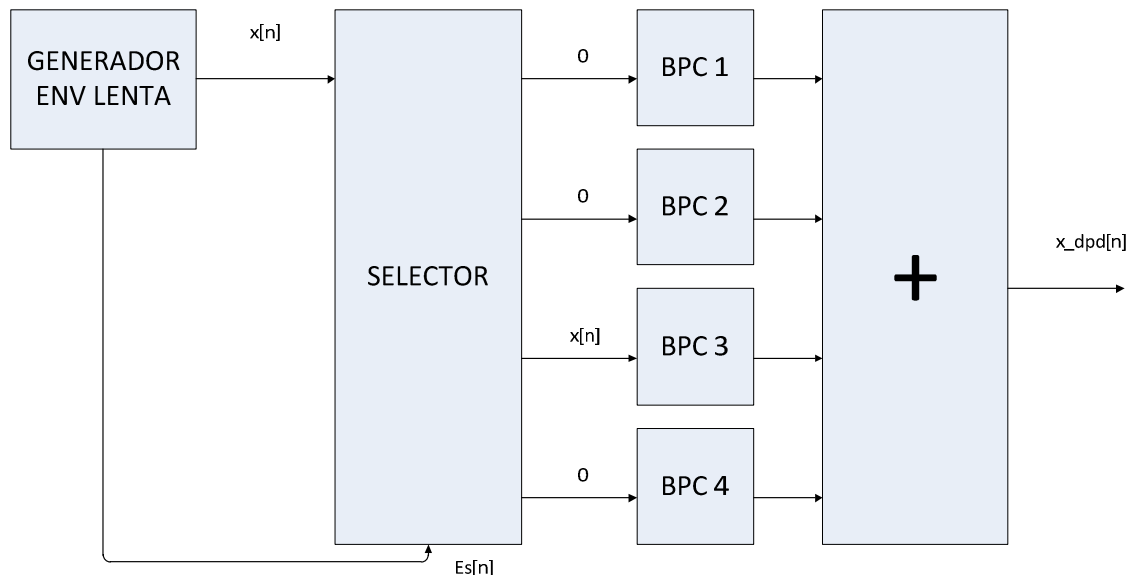
Com s'ha explicat en el capítol 4, l'elecció del tamany de les taules de memòria comporta un compromís entre la precisió en la identificació de la funció de predistorsió i la velocitat de convergència de l'algoritme iteratiu LMS que s'aplica al bloc postdistorsionador. Aquest compromís també existeix en el moment d'escollir el nombre de LUTs utilitzades:

- Número elevat de LUTs: S'aconsegueix una bona precisió en el model del PA alimentat dinàmicament, ja que es consideren molts nivells de quantificació de l'envoltant lenta. A canvi, el sistema té moltes posicions diferents a les que pot accedir per obtenir els guanys i per tant estadísticament accedirà amb poca freqüència a cada posició de memòria, per tant la convergència a la funció de predistorsió desitjada

serà lenta. Això suposarà un problema ja que al activar el bloc DPD, molts guanys als quals el sistema voldrà accedir no hauran estat calculats correctament (no s'hauran produït suficients iteracions de l'algoritme LMS) i per tant no s'aplicarà correctament la funció de predistorsió. Un altre inconvenient que pot produir la implementació amb excessives LUTs és que quan es vol compilar el sistema per executar-lo en un processador tal com la FPGA, existeix un límit en la quantitat de blocs de memòria que es poden utilitzar, i cada BPC utilitzada implica l'ús de dues Dual Port RAM (una en el bloc DPD i l'altra en el postdistorsionador).

- **Número baix de LUTs:** Es produeixen errors de quantificació de l'envoltant lenta, ja que aquesta es quantifica amb menys nivells. Això significa que es perd precisió en el modelat de l'efecte de l'alimentació dinàmica del PA. Per altra banda, l'avantatge d'utilitzar un nombre reduït de LUTs és que el sistema global té menys posicions de memòria potencialment accessibles i per tant l'algoritme LMS aplicat al bloc postdistorsionador convergirà de forma més ràpida. Això implica que en el moment d'activar el bloc DPD, teòricament totes les posicions de les LUTs del sistema tindran emmagatzemats els guanys correctes per a una bona realització de la funció de predistorsió. Per últim, utilitzant menys taules de memòria es pot garantir una correcta compilació per a poder implementar el sistema sobre una FPGA.

En la Fig. 5.1 es pot veure l'esquema bàsic de funcionament de la tècnica de predistorsió digital per separació del senyal en funció de l'envoltant lenta.



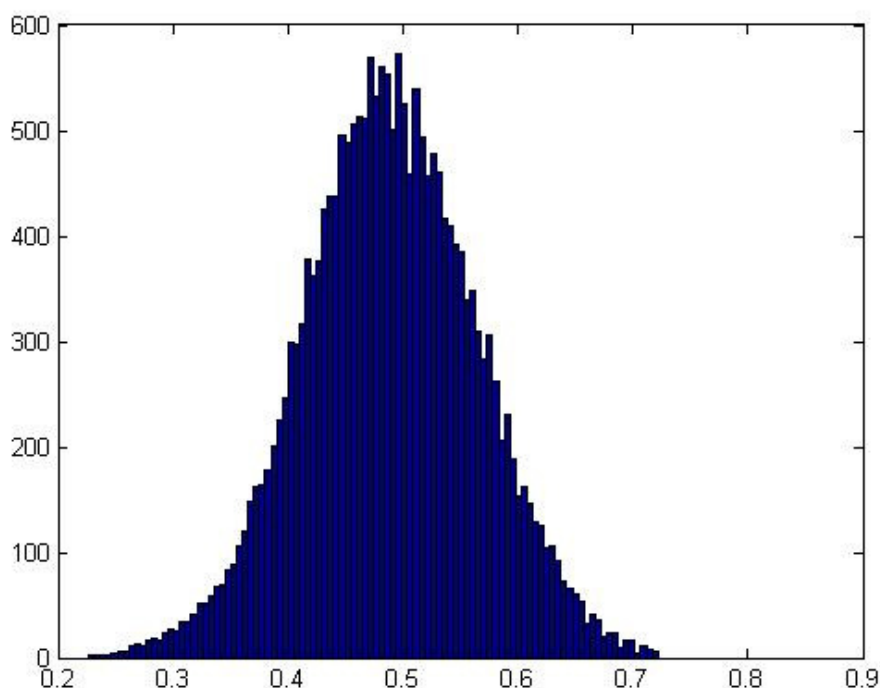
**Fig. 5.1** Bloc DPD amb separació per envoltant amb 4 nivells

El bloc selector de la figura dirigeix el senyal  $x[n]$  d'entrada cap a una de les quatre BPC en funció del nivell de l'envoltant lenta  $Es[n]$  i dona un zero a les altres sortides. A la BPC seleccionada es realitza la correcció multiplicant pel guany complex corresponent. Posteriorment es sumen els senyals de sortida



de cadascuna de les BPC per obtenir el senyal  $x\_dpd[n]$  (En aquesta suma, només contribueix l'entrada corresponent a la BPC que ha tractat la mostra).

En la tècnica de predistorsió digital per separació en funció de l'envoltant lenta és important l'elecció dels llindars entre els diferents nivells de quantificació. És convenient que els nivells de quantificació de l'envoltant lenta siguin equiprobables, és a dir, que la probabilitat de derivar les mostres del senyal d'entrada a qualsevol de les LUTs sigui la mateixa. Per assolir aquest objectiu cal estudiar l'estadística de l'envoltant lenta del senyal amb el que s'està treballant (en aquest cas, una modulació 16-QAM).



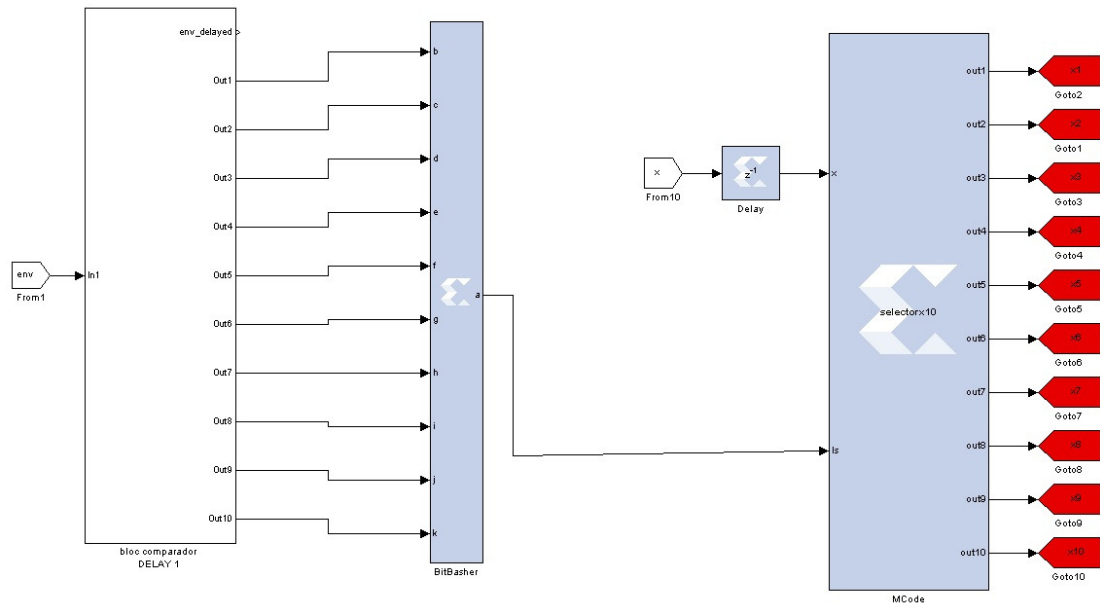
**Fig. 5.2** Funció densitat de probabilitat de l'envoltant lenta d'un senyal 16-QAM

## 5.2. Implementació

En aquest apartat es presenta la implementació en Simulink dels blocs predistorsionador i postdistorsionador. Com s'ha explicat en el capítol 4, l'estructura dels 2 blocs és la mateixa, amb la diferència de que el postdistorsionador calcula i actualitza els guanys de les LUTs aplicant l'algorisme LMS i el bloc DPD utilitza els guanys obtinguts en el postdistorsionador.

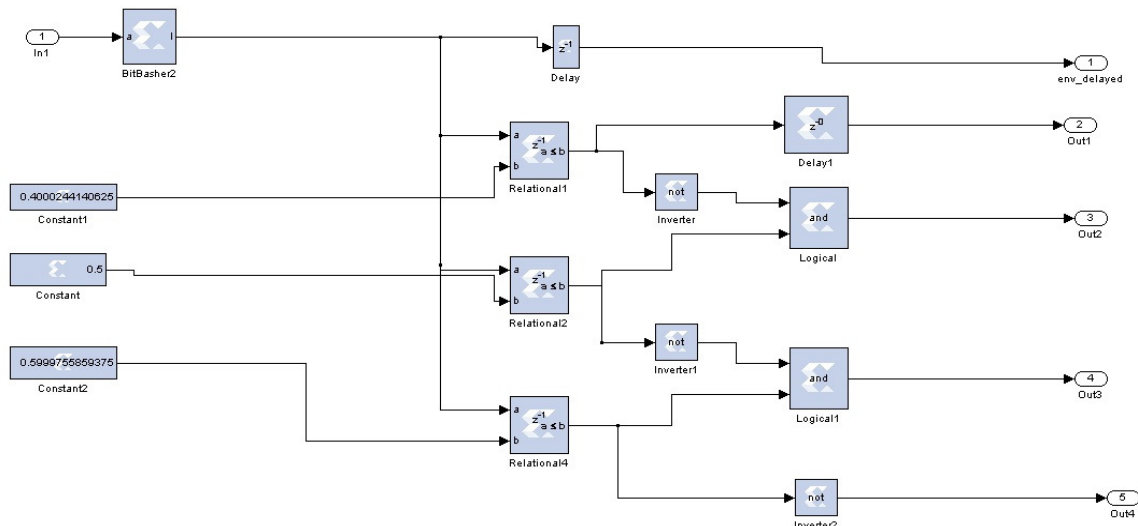
Per a la implementació del DPD, cal disposar a l'entrada del bloc del senyal que es desitja predistorsionar i la seva envoltant lenta sincronitzada. El primer que cal fer és distribuir el senyal d'entrada en les diferents BPC del sistema en funció del valor de l'envoltant. La següent figura mostra la implementació en

Simulink del bloc que permet separar el senyal en funció de l'envoltant lenta, en aquest cas, considerant deu nivells de quantificació.



**Fig. 5.3** Esquema de blocs en Simulink de la separació del senyal en funció de l'envoltant (utilitzant 4 luts)

La funció del primer bloc de la figura és assignar cada mostra d'entrada a un nivell de quantificació en funció de l'envoltant. Per tant, es compara el valor de l'envoltant amb els llindars establerts per cada nivell i s'estableix un circuit lògic amb tantes sortides com nivells de quantificació utilitzats. El circuit lògic dóna un 1 a la sortida corresponent al nivell de quantificació assignat i un 0 en totes les altres. En la següent figura es pot veure el detall del circuit lògic esmentat.



**Fig. 5.4** Detall del circuit lògic que permet assignar el nivell de quantificació en funció de l'envoltant lenta (considerant 4 nivells)

Els bits obtinguts a la sortida del bloc lògic s'emmagatzemen en un *BitBasher*, formant una paraula binària de tants bits com nivells de quantificació imposats. Aquesta paraula binària serà una potència de 2 diferent per cada nivell de quantificació i permetrà al bloc MCode (bloc de la llibreria Xilinx Blockset que permet introduir un codi senzill de Matlab en l'entorn Simulink) enviar cada mostra del senyal d'entrada a la LUT corresponent.

Lataula següent mostra un exemple d'adreçament en funció de la paraula binària obtinguda a la sortida del bloc lògic en un sistema de predistorsió amb 4 LUTs.

**Taula 5.1.** Exemple de taula d'adreçament

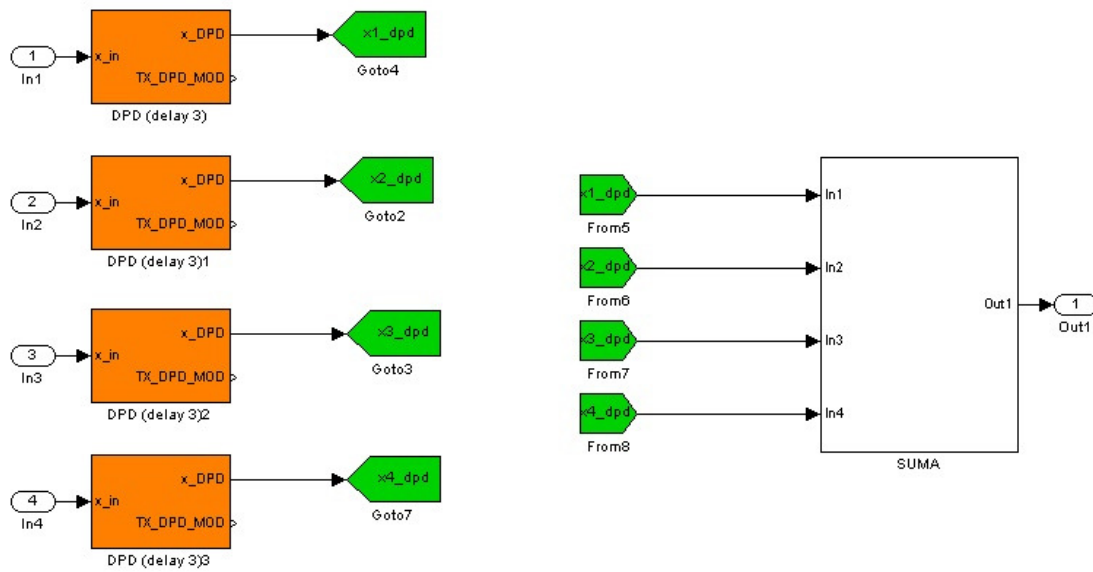
Paraula binària	LUT assignada
0001	1
0010	2
0100	3
1000	4

El bloc MCode té tantes sortides com nivells de quantificació, és a dir tants nivells com LUTs utilitzades en la predistorsió. Aquest bloc retorna el valor de la mostra actual d'entrada per la sortida corresponent a la LUT assignada, i zeros a la resta de sortides. Així per cada mostra del senyal d'entrada només una branca del circuit, i per tant una LUT, treballa amb un valor no nul.

Cada sortida del bloc MCode està connectada a una BPC. El funcionament de cada BPC és el mateix que en el cas de predistorsió amb una sola LUT, és a dir, es calcula el mòdul del senyal d'entrada per obtenir la posició de la taula de memòria a la que cal accedir, i es treu a la sortida de la BPC el producte complex del senyal d'entrada i el guany de la posició seleccionada de la taula.

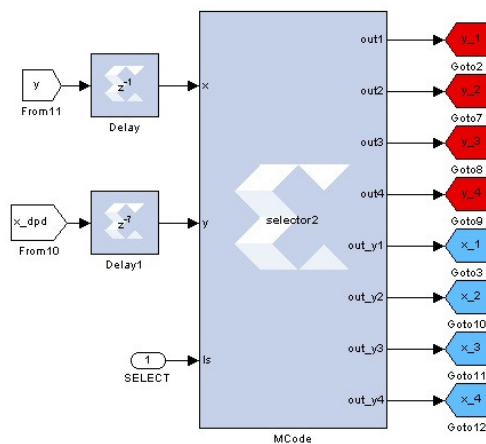
Totes les BPCs del sistema treballen en paral·lel, és a dir, per a cada mostra d'entrada al bloc DPD totes les BPC treuen un valor a la sortida. Com els valors d'entrada seran nuls en totes les BPC a excepció de la seleccionada pel bloc d'assignació en funció del nivell de l'envoltant lenta, únicament una BPC donarà a la sortida un valor no nul. D'aquesta forma, al sumar les sortides de totes les BPC s'obté el senyal predistorsionat.

En la següent figura es pot veure l'estructura de blocs en Simulink de 4 BPC treballant en paral·lel.



**Fig. 5.5** Implementació en Simulink de un predistorsionador amb quatre BPC en paral·lel

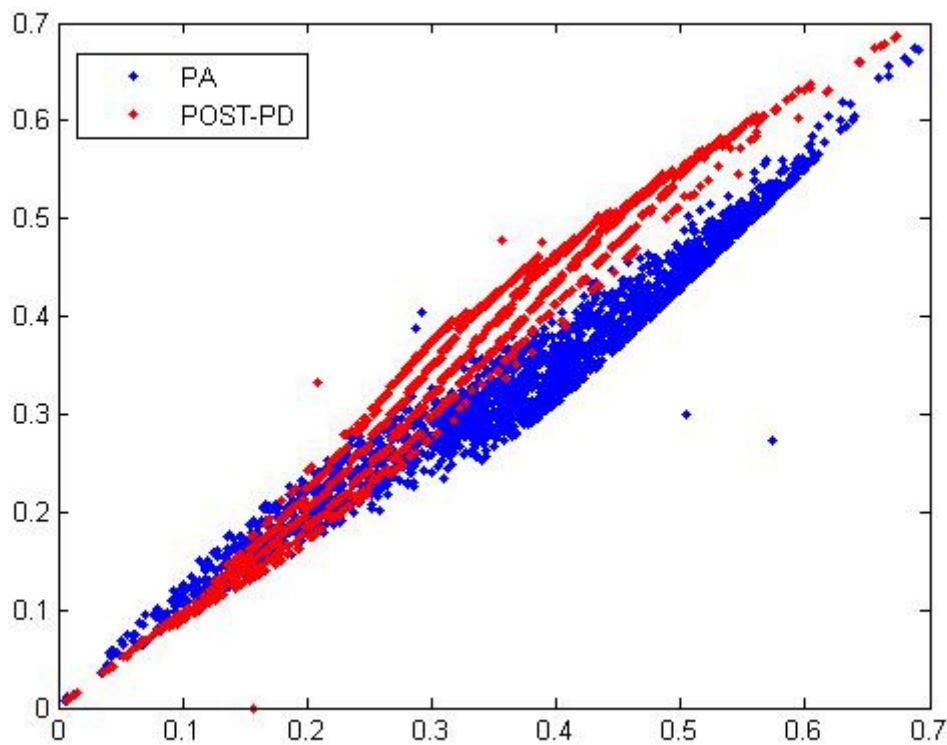
En l'estructura de predistorsió amb separació en funció de l'envoltant, l'estimació dels guanys necessaris per a la implementació de la funció de predistorsió es realitza en el bloc postdistorsionador. Aquest bloc funciona pràcticament igual que el bloc DPD, amb la diferència explicada en el capítol 4 a nivell de l'actualització dels guanys. En cadascuna de les BPC es van actualitzant els guanys amb la utilització de l'algoritme LMS. Per tal de poder aplicar l'algoritme LMS és necessari disposar en el bloc postdistorsionador del senyal de referència (senyal d'entrada al PA). Per aquest motiu a la sortida del bloc d'assignació de BPC en funció de l'envoltant lenta en el postdistorsionador es treuen els senyals d'entrada i sortida al PA sincronitzats.



**Fig. 5.6** Bloc MCode de separació de senyals en el postdistorsionador (considerant 4 LUTs)

### 5.3. Resultats

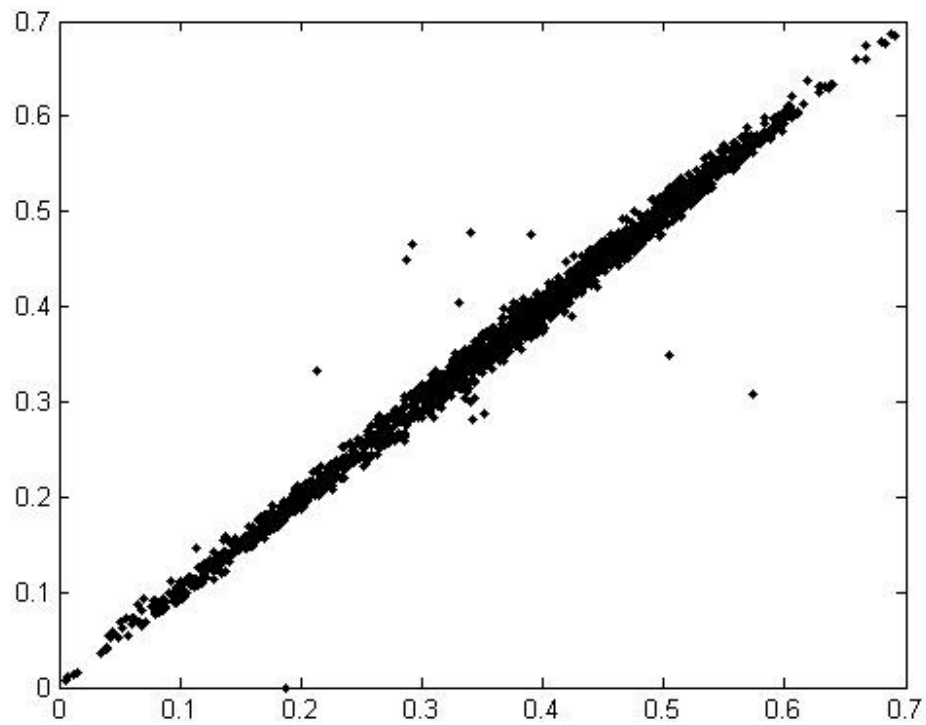
Inicialment, es desactiva el bloc DPD per tal de realitzar l'estimació dels guanys en el bloc postdistorsionador per tal de poder estimar correctament la funció de predistorsió i copiar els guanys de les LUTs obtinguts en el postdistorsionador en el DPD. Es treballa amb 10 nivells de quantificació (10 LUTs) de 128 posicions de memòria cadascuna.



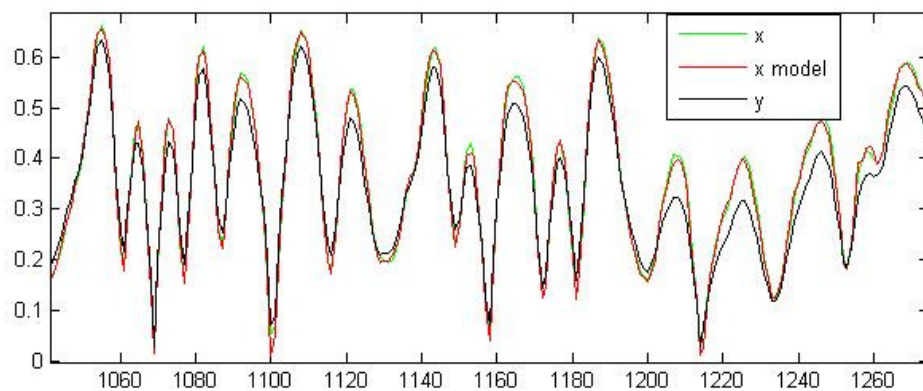
**Fig. 5.7** Funció de transferència del PA (blau) i funció de transferència inversa estimada pel postdistorsionador (vermell)

A la figura es pot apreciar com la funció de predistorsió estimada consta de diferents corbes primes que donen el gruix a la corba global. Cadascuna d'aquestes corbes correspon al comportament del PA per un nivell d'envoltant lenta concret.

En la següent figura es pot veure la relació entre el senyal d'entrada al PA i el senyal estimat pel bloc postdistorsionador mitjançant l'algorisme LMS.



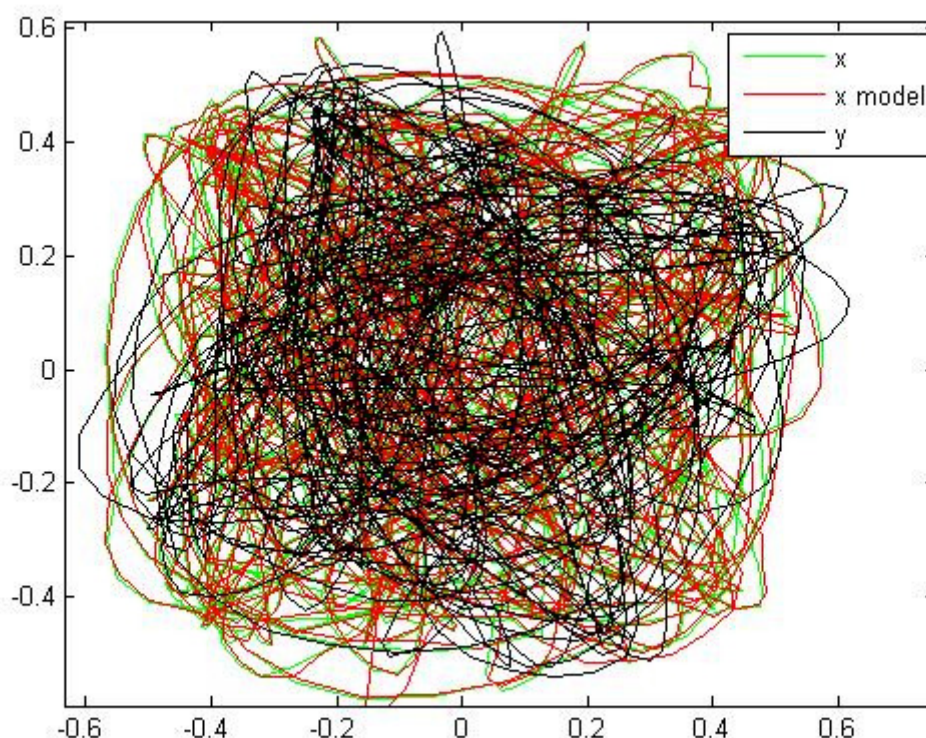
**Fig. 5.8** Relació entre el senyal d'entrada al PA i la sortida del postdistorsionador



**Fig. 5.9** Mòduls dels senyals d'entrada i sortida al PA i de sortida del postdistorsionador

En la Fig. 5.9 es pot veure com els senyals d'entrada al PA i sortida del postdistorsionador són pràcticament iguals. L'algoritme LMS parteix del senyal de sortida del PA (negre) i iterativament convergeix cap al senyal d'entrada (verd).

En la Fig. 5.10 es poden veure les trajectòries del senyal complex que entra al PA i el seu model obtingut pel postdistorsionador, així com les trajectòries del senyal distorsionat pel PA.

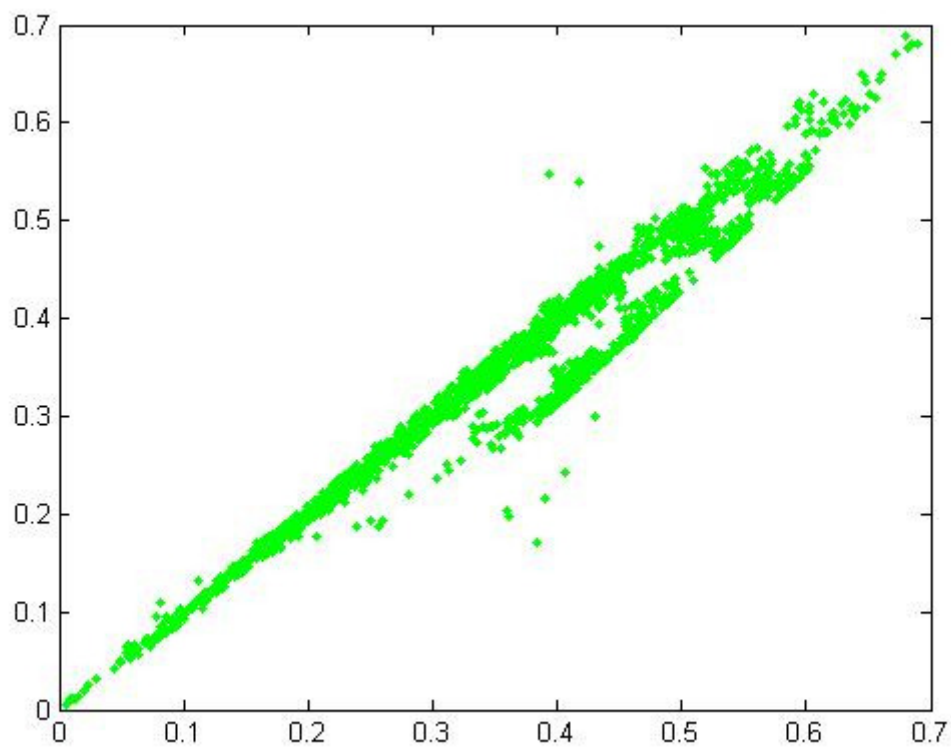


**Fig. 5.10** Trajectòries del senyal d'entrada al PA (verd), sortida (negre) i sortida del postdistorsionador (negre)

En la Fig. 5.10 es pot veure que la sortida del senyal d'entrada i el seu model són bastant similars, i que el bloc postdistorsionador aconsegueix corregir la distorsió introduïda pel PA.

Un cop calculats els guanys de les LUTs en el bloc postdistorsionador, ja es pot activar el bloc DPD. Aquí apareix la problemàtica de que el DPD accedeix a valors de les LUTs que el postdistorsionador no ha calculat, degut a que el senyal d'entrada al postdistorsionador no ha excitat en suficients ocasions algunes posicions de memòria, i per tant el seu guany és més pròxim al valor inicial que no pas al valor desitjat. Per aquest motiu en la corba AM/AM del bloc DPD+PA apareix una segona franja no desitjada.





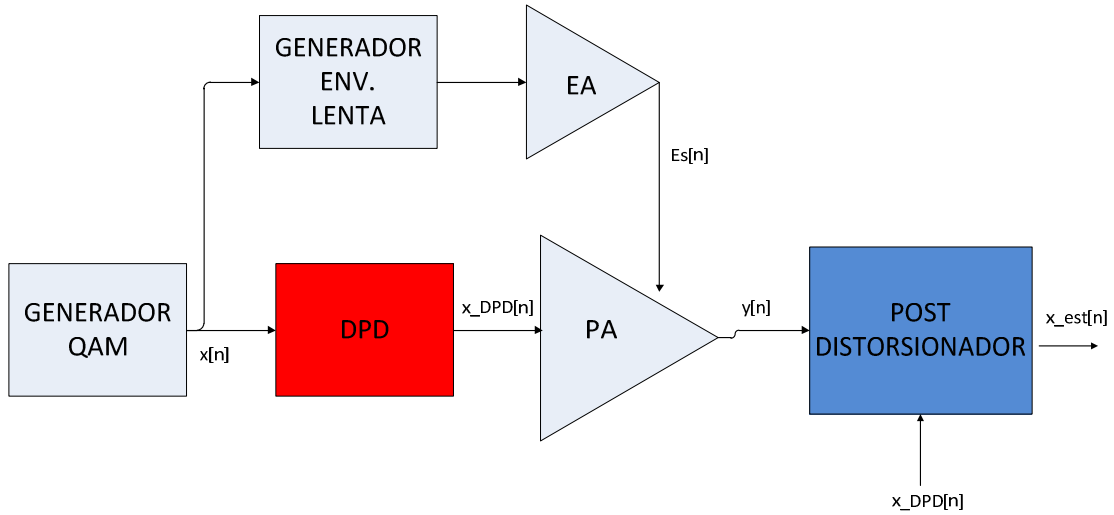
**Fig. 5.11** Corba AM/AM del bloc DPD+PA



## CAPÍTOL 6. PREDISTORSIÓ DIGITAL PER DESENVOLUPAMENT POLINÒMIC DE L'ENVOLTANT

### 6.1. Concepte

En aquest capítol es presenta una tècnica alternativa per a la implementació d'un predistorsionador digital adaptatiu per a corregir els efectes de no-linealitat d'un amplificador de potència alimentat dinàmicament mitjançant seguiment de l'envoltant lenta. Igual que en el capítol anterior, es disposen de dues variables d'entrada al model de l'amplificador, i per tant també al bloc DPD: el propi senyal que es vol transmetre i la seva envoltant lenta. Per aquest motiu és necessari dissenyar una arquitectura multitaula per poder tenir en compte les dues variables.



**Fig. 6.1** Esquema de blocs de l'estructura del PA alimentat dinàmicament amb la tècnica *envelope tracking*

Contràriament a la tècnica de predistorsió per separació en funció de l'envoltant lenta, en aquesta tècnica no es dirigeixen les mostres cap a les diferents BPC en funció del nivell de l'envoltant lenta. En aquest cas es realitza un desenvolupament polinòmic de l'envoltant lenta a partir de l'equació (3.1).

$$x\_est[n] = \sum_{q=0}^Q \sum_{i=0}^N (E_s[n])^q y[n - \tau_i] \cdot G_{LUT}^{iq}(|y[n - \tau_i]|) \quad (6.1)$$

$$\begin{aligned}
x\_est[n] = & y[n] \cdot \underbrace{\sum_{p=0}^P \gamma_{p00} \cdot |y[n]|^p}_{G_{LUT}^{00}(\cdot)} + \dots \\
& \dots + y[n - \tau_N] \cdot \underbrace{\sum_{p=0}^P \gamma_{pN0} \cdot |y[n - \tau_N]|^p}_{G_{LUT}^{N0}(\cdot)} + \dots \\
& \dots + E_s \cdot y[n] \cdot \underbrace{\sum_{p=0}^P \gamma_{p01} \cdot |y[n]|^p}_{G_{LUT}^{01}(\cdot)} + \dots \\
& \dots + E_s \cdot y[n - \tau_N] \cdot \underbrace{\sum_{p=0}^P \gamma_{pN1} \cdot |y[n - \tau_N]|^p}_{G_{LUT}^{N1}(\cdot)} + \dots \\
& \dots + (E_s)^Q \cdot y[n] \cdot \underbrace{\sum_{p=0}^P \gamma_{p0Q} \cdot |y[n]|^p}_{G_{LUT}^{0Q}(\cdot)} + \dots \\
& \dots + (E_s)^Q \cdot y[n - \tau_N] \cdot \underbrace{\sum_{p=0}^P \gamma_{pNQ} \cdot |y[n - \tau_N]|^p}_{G_{LUT}^{NQ}(\cdot)}
\end{aligned} \tag{6.2}$$

La tècnica de desenvolupament polinòmic de l'envoltant consisteix en obtenir per cada mostra dels senyal d'entrada els valors de  $E_s^0$ ,  $E_s^1$ ,  $E_s^2 \dots E_s^n$ , i multiplicar cadascun dels termes pel senyal d'entrada. La sortida de cadascun d'aquests productes constituirà l'entrada de les BPC, que operen en paral·lel i es sumen les seves sortides per obtenir el senyal predistorsionat (en aquest cas, totes les BPC del sistema treballen amb valors no nuls, ja que es realitza un desenvolupament polinòmic i no una selecció en funció del nivell de l'envoltant).

Al igual que en la tècnica explicada en el capítol 5, la identificació i correcció dels guany es realitza dinàmicament en el bloc postdistorsionador amb l'algoritme LMS. L'equació que regeix l'algoritme LMS és la següent:

$$x\_est[n] = \Psi^T \cdot \mathbf{g} \tag{6.3}$$

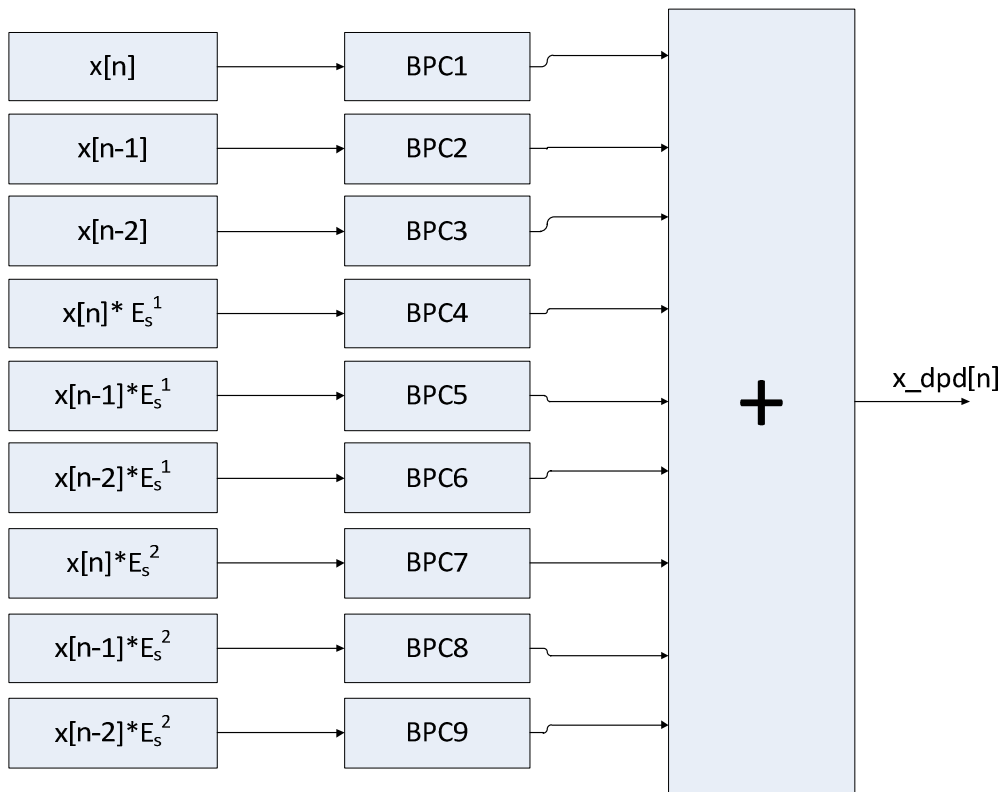
Amb els vectors de guany i d'entrada al bloc LMS definits respectivament de la següent forma:

$$\begin{aligned}
\mathbf{g}^T = & \left[ G_{LUT}^{00} \dots G_{LUT}^{N0} \dots G_{LUT}^{01} \dots G_{LUT}^{N1} \dots G_{LUT}^{0Q} \dots G_{LUT}^{NQ} \right] \\
\Psi^T = & \begin{bmatrix} y[n] \dots y[n - \tau_N] \dots \\ (E_s[n]) y[n] \dots (E_s[n]) y[n - \tau_N] \dots \\ \dots (E_s[n])^Q y[n] \dots (E_s[n])^Q y[n - \tau_N] \end{bmatrix}
\end{aligned} \tag{6.4}$$

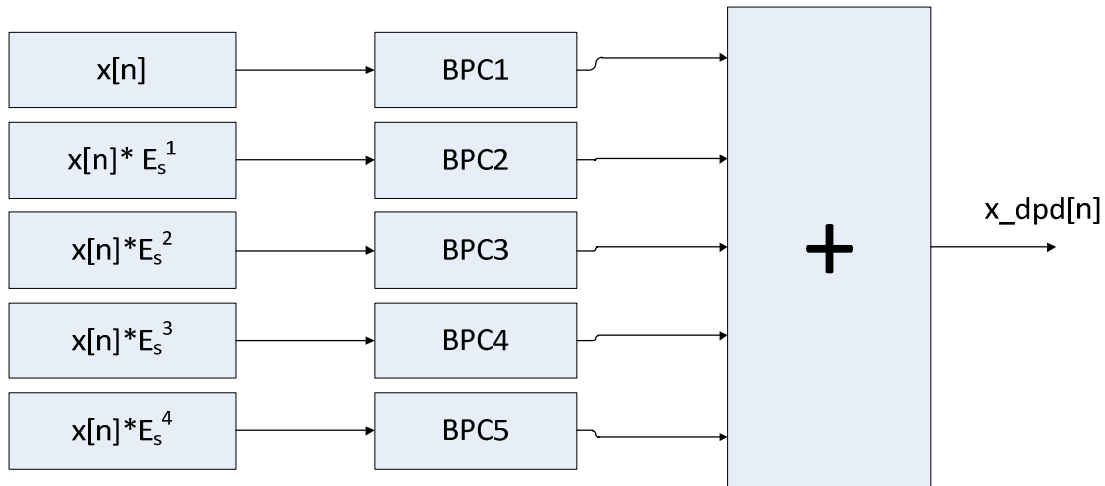
Finalment, s'actualitzen els guanys de les posicions de les LUTs .

$$\mathbf{g}^{(n+1)} = \mathbf{g}^{(n)} + \mu \cdot \Psi^{(n)} \cdot e^*[n] \quad (6.5)$$

En aquest projecte es proposen dues estructures per a la implementació del predistorsionador amb la tècnica de desenvolupament polinòmic de l'envoltant: La primera consisteix en considerar mostres pasades del senyal d'entrada (efectes de memòria) i un desenvolupament polinòmic de l'envoltant més reduït (fins a grau 2). La segona estructura no considera els efectes de memòria i utilitza un desenvolupament polinòmic de l'envoltant més precís (fins a grau 4).



**Fig. 6.2** Bloc DPD amb memòria



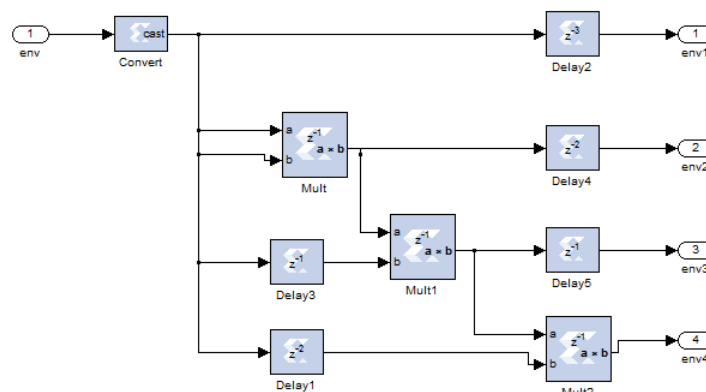
**Fig. 6.3** Bloc DPD sense memòria

En el proper apartat es presentarà la implementació en Simulink de les dues estructures de la figura.

## 6.2. Implementació

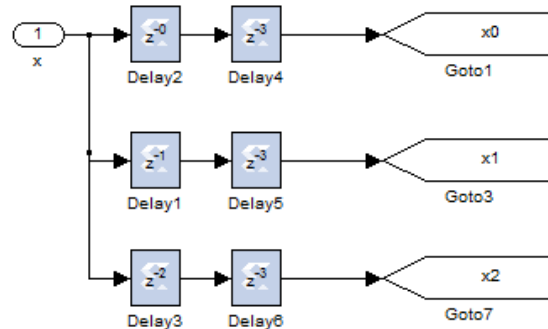
La implementació del DPD amb la tècnica de desenvolupament polinòmic de l'envoltant seguirà l'estructura bàsica de blocs típica de la predistorsió adaptativa explicada en els capítols anteriors. El bloc postdistorsionador calcula i actualitza els guanys de les diferents LUTs amb l'algoritme LMS i els copia al bloc DPD per poder aplicar la funció de predistorsió al senyal d'entrada i obtenir per tant una funció de transferència del conjunt DPD+PA lineal.

A l'entrada del bloc DPD cal disposar del senyal d'entrada que es desitja predistorsionar i la seva envoltant lenta sincronitzada. El primer pas serà obtenir el desenvolupament polinòmic de l'envoltant lenta amb un bloc anàleg al utilitzat en el model de l'amplificador explicat en el capítol 3.



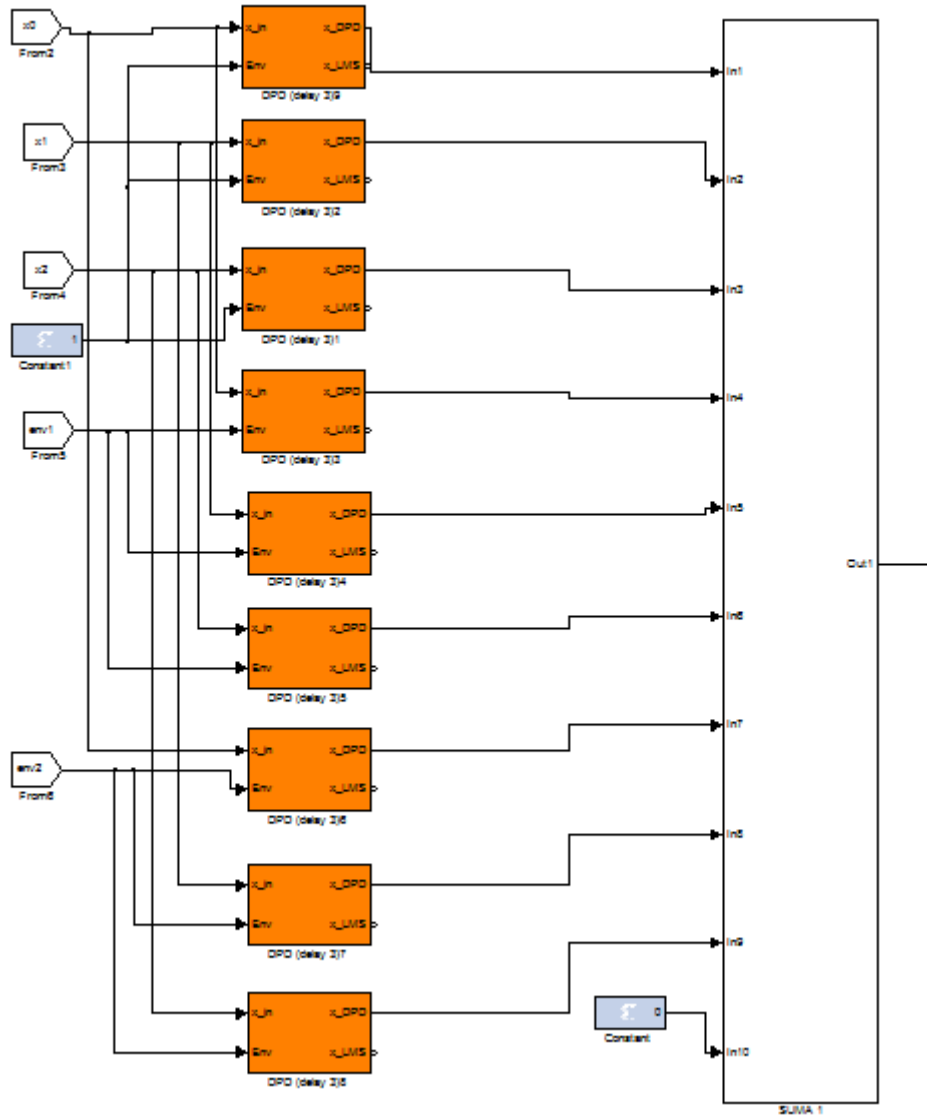
**Fig. 6.4** Bloc generador dels termes del desenvolupament polinòmic de l'envoltant fins al grau 4

Per a implementar el DPD amb memòria també serà necessari disposar de les mostres anteriors del senyal d'entrada. Aquestes mostres es poden obtenir aplicant retards al senyal d'entrada al DPD. És necessari ajustar els retards produïts en el bloc de generació del desenvolupament polinòmic de l'envoltant lenta i el bloc generador dels retards per a l'obtenció de les mostres anteriors.



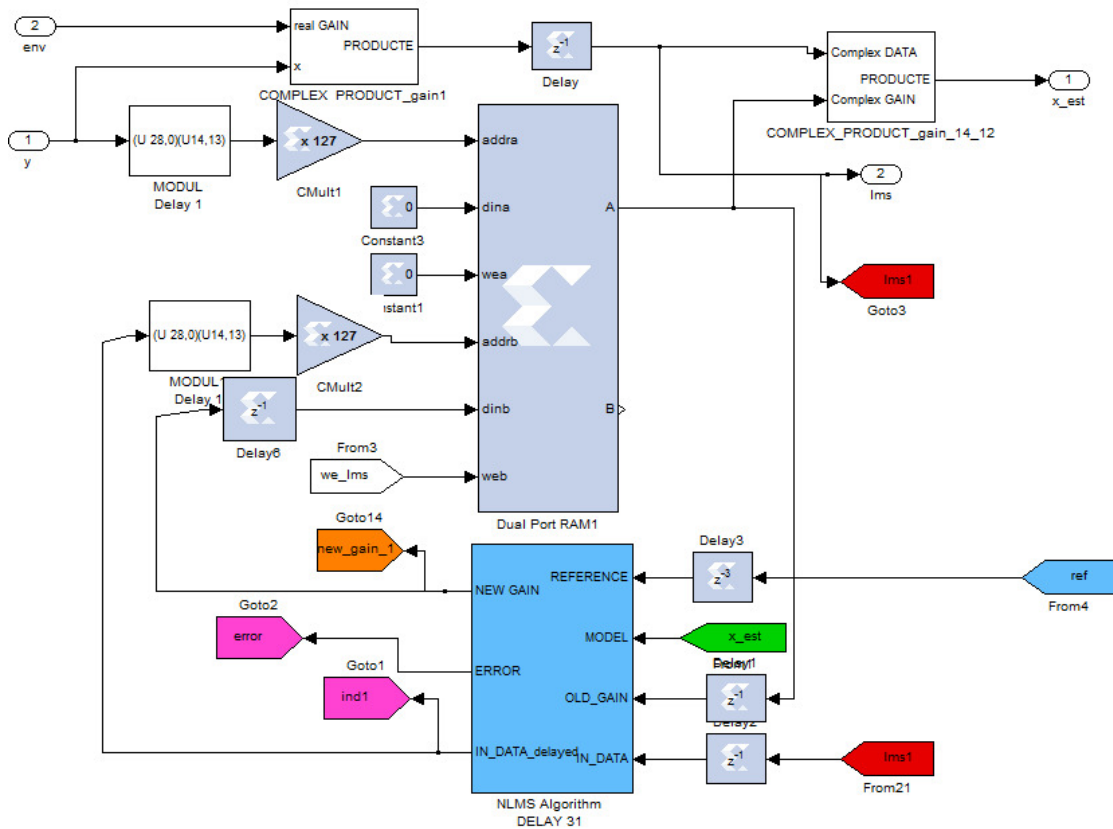
**Fig. 6.5** Bloc generador dels retards per a l'obtenció de les mostres anteriors.

Un cop s'ha generat el desenvolupament polinòmic de l'envoltant lenta i els retards per modelar els efectes de memòria, cal adreçar cada combinació entre una mostra del senyal d'entrada i un terme del polinomi que modela l'envoltant a una BPC, com es mostra en els esquemes de les figures Fig. 6.2 i Fig. 6.3. En la Fig. 6.6 es pot veure la implementació en Simulink del bloc DPD amb 9 luts utilitzant 3 mostres d'entrada (l'actual i les 2 anteriors) i 3 termes del polinomi que modela l'envoltant.



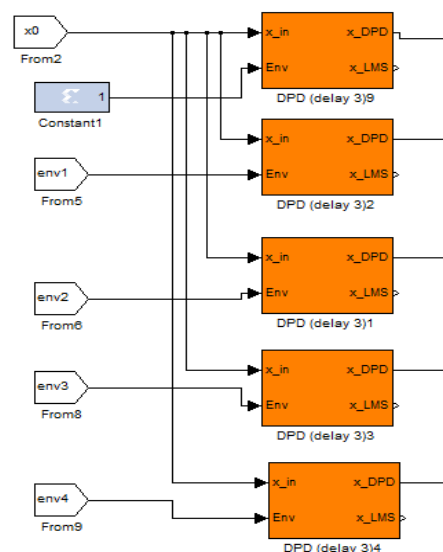
**Fig. 6.6** Bloc DPD considerant efectes de memòria.

El funcionament intern de les BPC es l'explicat en el capítol 4, és a dir, el senyal d'entrada a la BPC adreça amb el seu valor absolut la direcció de la taula de memòria a la que cal accedir per extreure el guany complex que s'ha d'aplicar. La variació que presenta aquesta tècnica és que en el bloc postdistorsionador el senyal d'entrada al bloc LMS és el producte entre la mostra d'entrada i el terme del model de l'envoltant corresponent a cada BPC.



**Fig. 6.7** BPC del bloc postdistorsionador amb entrada al bloc LMS del senyal producte (etiqueta vermella)

Per reduir el nombre de taules de memòria utilitzades en els blocs DPD i postdistorsionador, s'ha optat per considerar només la mostra actual del senyal d'entrada i no les anteriors (DPD sense efectes de memòria). Amb l'objectiu de millorar la precisió en la identificació de la funció de predistorsió s'utilitzaran 5 termes del polinomi que caracteritza l'envoltant (polinomi de quart grau).

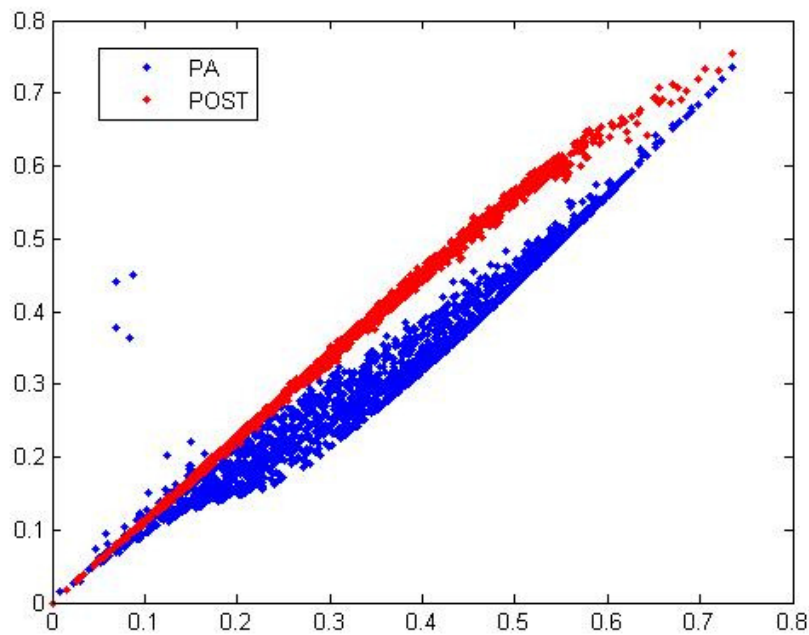


**Fig. 6.8** BPCs del bloc DPD sense considerar efectes de memòria.

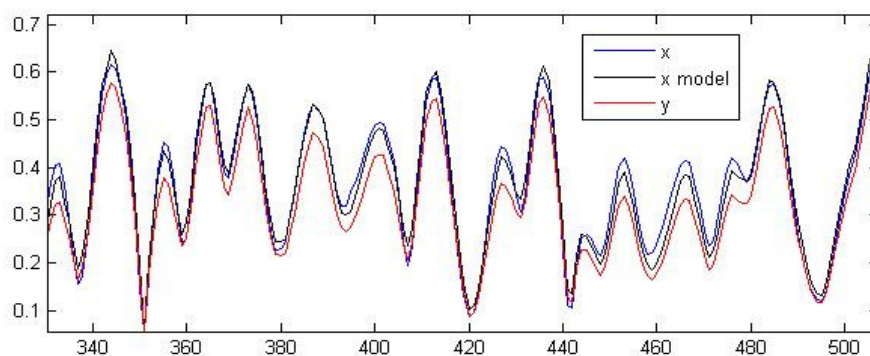
### 6.3. Resultats

L'estructura final utilitzada es la de DPD sense memòria i 4 graus de l'envoltant lenta. Inicialment es desactiva el bloc DPD per facilitar que el bloc postdistorsionador pugui calcular els guanys de les LUTs.

En les següents figures es poden veure els resultats obtinguts amb el bloc DPD desactivat després d'identificar els guanys de les LUTs en el postdistorsionador.



**Fig. 6.9** Funció de transferència del PA (blau) i funció inversa estimada pel postdistorsionador (vermell)

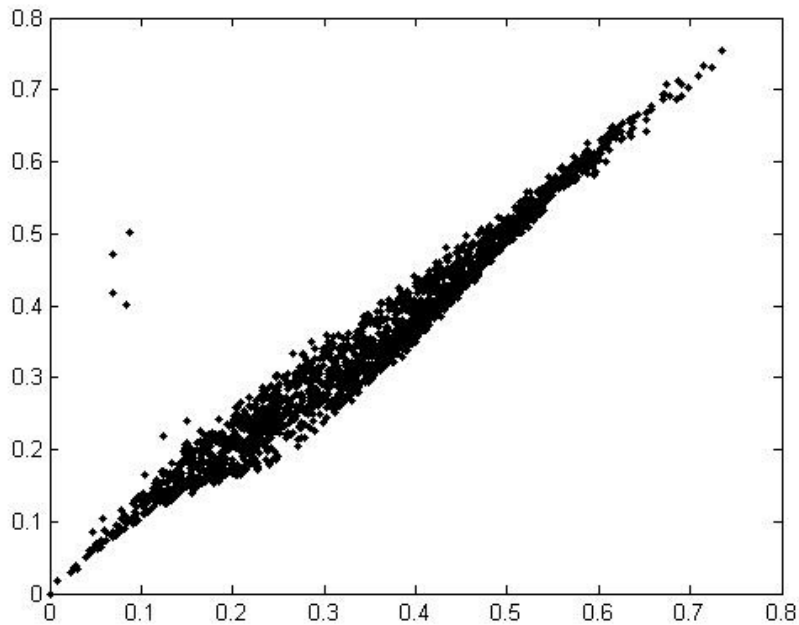


**Fig. 6.10** Valor absolut dels senyals d'entrada i sortida al PA i sortida del postdistorsionador



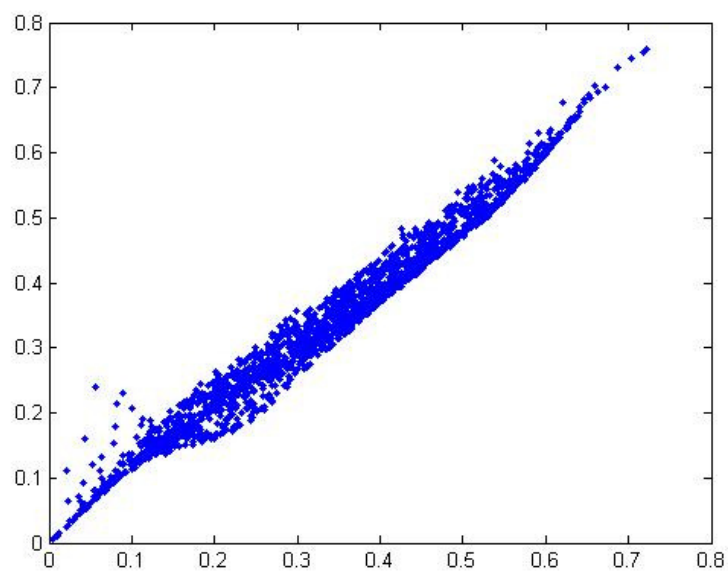
En la figura anterior es pot veure com l'algoritme LMS intenta convergir cap a la seva referència (el senyal d'entrada al PA) partint del senyal d'entrada al bloc postdistorsionador.

En la següent figura es pot veure la relació entre la senyal d'entrada al PA i el seu model estimat pel bloc postdistorsionador

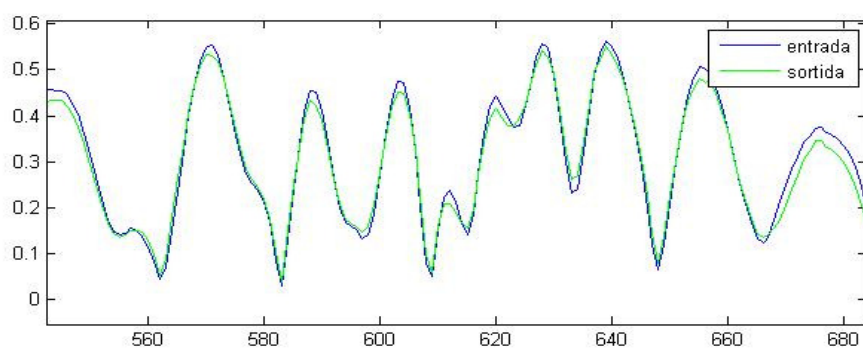


**Fig. 6.11** Relació entre la senyal d'entrada al PA i el seu model estimat pel bloc postdistorsionador

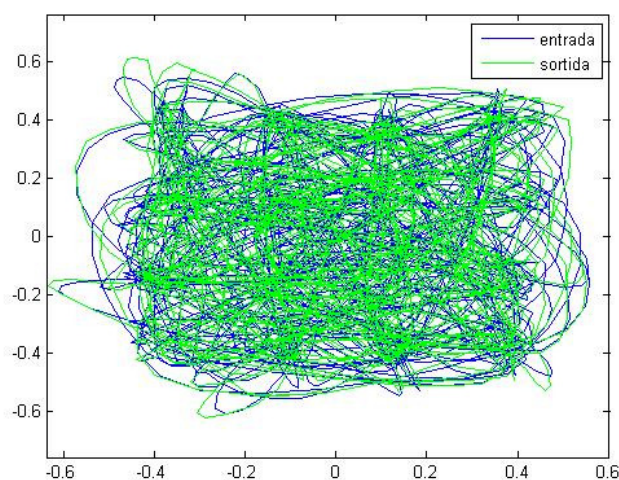
Un cop el postdistorsionador ja ha calculat els valors de guany de les LUTs, aquests es copien al bloc DPD, que s'activa. Un cop activat el bloc DPD, els senyals d'entrada i sortida del bloc DPD+PA tenen la relació que es pot veure en les següents figures.



**Fig. 6.12** Relació entrada-sortida del conjunt DPD+PA



**Fig. 6.13** Valor absolut dels senyals d'entrada i sortida del conjunt DPD+PA

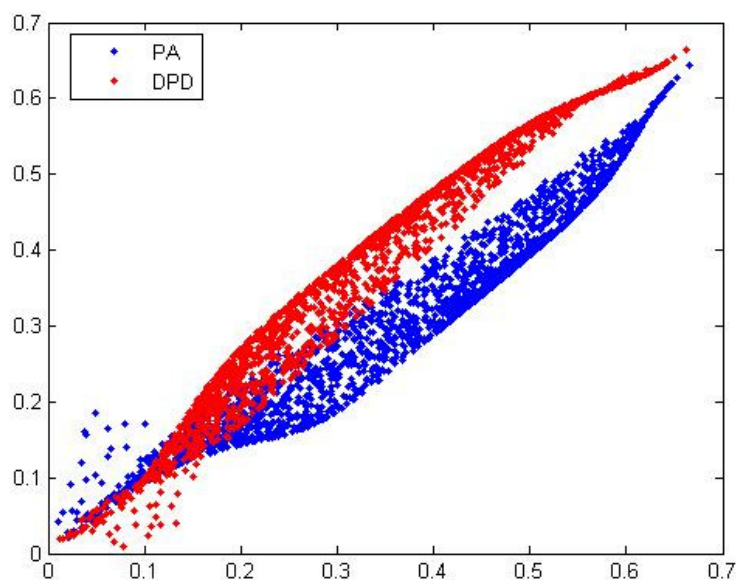


**Fig. 6.14** Trajectòries dels senyals I-Q d'entrada i sortida del conjunt DPD+PA

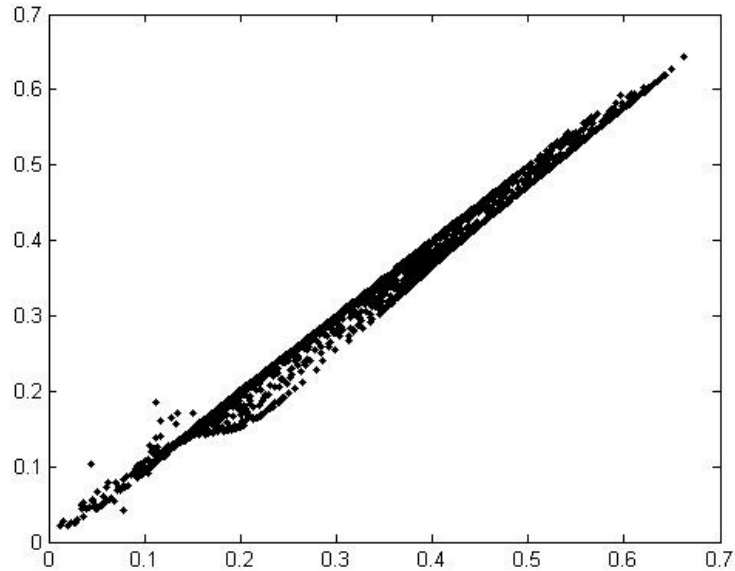
Com es pot veure en les figures, els senyals d'entrada i sortida al bloc DPD+PA segueixen trajectòries bastant similars, però la corba AM/AM (veure Fig. 6.12) es desitja que sigui perfectament lineal.

Les causes de la imprecisió en correcció de la no-linealitat poden ser diverses. Poden existir errors de sincronisme entre els senyals que intervenen en l'algoritme LMS, la qual cosa implica que els guanys de les LUTs no convergeixen al seu valor ideal i es produeix una pèrdua de precisió en la linealització. Una altra limitació podria ser la precisió dels blocs utilitzats, sobretot per valors petits del senyal d'entrada, en que els termes més elevats del desenvolupament polinòmic de l'envoltant lenta poden agafar valors excessivament petits, i no són considerats per falta de precisió dels blocs.

Com a solució alternativa es proposa eliminar el bloc postdistorcionador i calcular els guanys de predistorsió de les LUTs del bloc DPD aplicant l'algoritme *Least Squares* amb Matlab donats els senyals d'entrada i sortida al PA. Així, s'obté una implementació de la funció de predistorsió més precisa i per tant una millor linealització del PA.



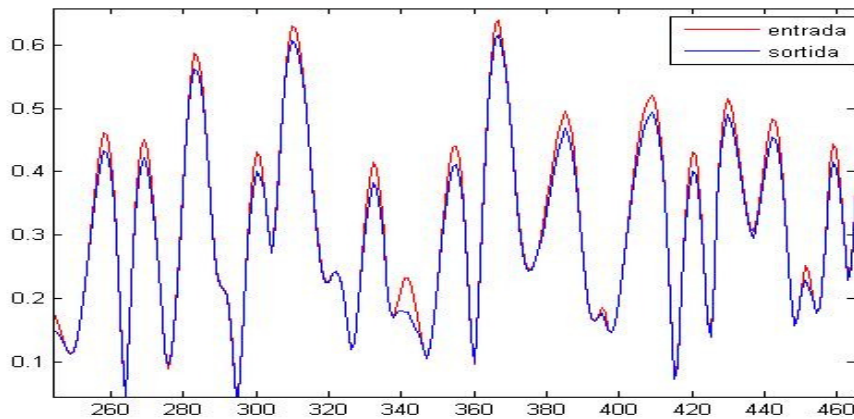
**Fig. 6.15** Corba AM/AM característica del PA (blau) i DPD (vermell)



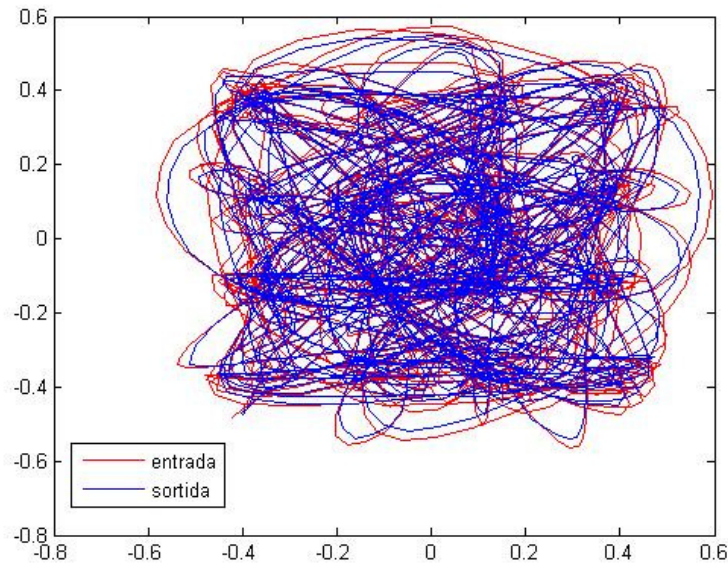
**Fig. 6.16** Corba AM/AM característica del conjunt DPD+PA

En les figures es pot veure clarament que utilitzant l'algoritme Least Squares amb la màxima precisió que ofereix el programa Matlab s'obté una funció de predistorsió molt millor que la obtinguda aplicant l'algoritme LMS implementat en blocs de Simulink.

Les següents figures mostren la similitud entre els senyals d'entrada i sortida al conjunt DPD+PA.



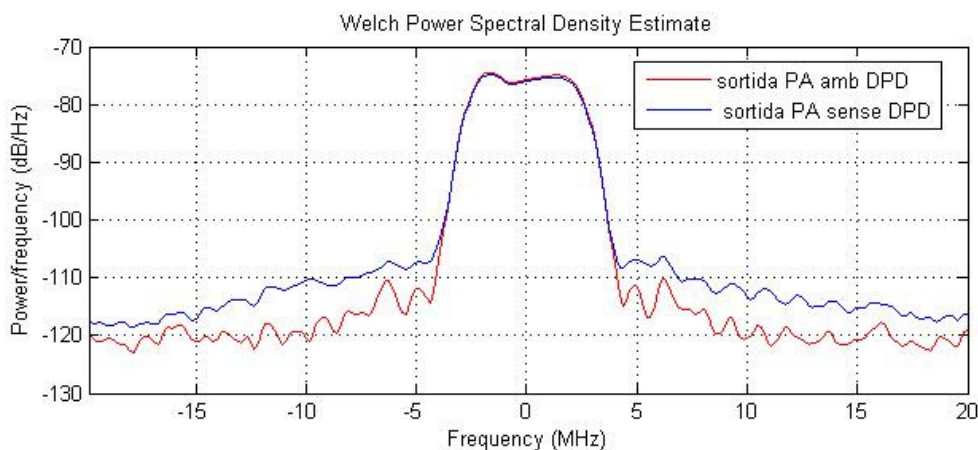
**Fig. 6.17** Valor absolut dels senyals d'entrada i sortida al conjunt DPD+PA



**Fig. 6.18** Trajectòries dels senyals d'entrada i sortida al conjunt DPD+PA

En les figures anteriors es pot apreciar com els resultats de predistorsió són millors amb els valors de guany calculats amb Matlab amb les dades d'entrada i sortida al PA que amb l'aplicació dinàmica de l'algoritme LMS en Simulink.

La següent figura mostra la comparativa dels espectres del senyal de sortida del PA amb i sense predistorsió.



**Fig. 6.19** Espectres del senyal de sortida del PA amb predistorsió (vermell) i sense (blau)

En la figura es veu la correcció de l'efecte de distorsió fora de banda que s'aconsegueix amb la utilització de la tècnica de predistorsió. Aquesta correcció és important en els sistemes de comunicacions ja que en el cas de no realitzar-la apareix un recreixement espectral en les bandes adjacents que pot provocar interferències.

## CONCLUSIONS

En aquest projecte s'ha estudiat la problemàtica de la distorsió no lineal en els amplificadors de potència utilitzats en els sistemes de transmissió digital. Per a la realització del projecte s'ha treballat amb una modulació 16-QAM. En els sistemes de transmissió digital, generalment, l'amplificador de potència té una funció de transferència no lineal, i això provoca distorsió dins i fora de banda en el senyal transmès.

A més, en aquest projecte s'ha considerat un amplificador de potència alimentat dinàmicament amb la tècnica de seguiment de l'envoltant o *envelope tracking*. L'alimentació dinàmica del PA permet un estalvi energètic important ja que en cada instant de temps únicament s'utilitza la potència necessària per a amplificar la mostra actual d'entrada, contràriament al cas dels amplificadors alimentats estàticament amb una tensió contínua, que suposen un important malbaratament d'energia.

Amb l'objectiu de complir els requisits d'amplada de banda i *slew rate* de l'alimentació del PA, es substitueix l'envoltant del senyal d'entrada per una versió reduïda, més relaxada, amb transicions més lentes i menor amplada de banda. Aquesta versió reduïda de l'envoltant s'anomena envoltant lenta.

La tècnica utilitzada per a la correcció dels efectes de no linealitat introduïts pel PA és la predistorsió digital amb LUTs. Aquesta tècnica consisteix en implementar la funció de transferència inversa del PA mitjançant taules de guanys que s'apliquen al senyal d'entrada en funció del seu valor absolut. Aquestes taules es van actualitzant dinàmicament amb l'aplicació de l'algorisme LMS coneguts els senyals d'entrada i sortida al PA.

Com es disposa de dues variables d'entrada (el senyal d'entrada i l'envoltant lenta), és necessari implementar el bloc DPD amb una estructura multitaula. En aquest projecte es proposen dues estructures multitaula: Una basada en la separació del senyal d'entrada en funció de l'envoltant i l'altra basat en un desenvolupament polinòmic de l'envoltant.

L'objectiu del predistorsionador és poder-lo implementar en una FPGA per tal de que funcioni de forma adaptativa i en temps real. La FPGA permet realitzar operacions en paral·lel, el que ens assegura un bon funcionament de l'estructura de DPD multitaula amb diverses BPC treballant en paral·lel.

Finalment, en aquest projecte s'ha pogut veure com la tècnica de predistorsió digital és útil per corregir els efectes de distorsió dins de banda, com la rotació de la constel·lació, i la distorsió fora de banda (Recreixement espectral i creació de interferències en bandes adjacents).

En aquest projecte s'han implementat dues estructures de predistorsió basades en una arquitectura multitaula: la predistorsió per separació en funció de l'envoltant i la predistorsió per desenvolupament polinòmic de l'envoltant. En el primer cas s'aconsegueix una bona estimació dels guanys en la predistorsió,

però s'obtenen valors incorrectes en la predistorsió, degut a que el DPD accedeix a posicions de la taula que el postdistorsionador no ha calculat. En el cas del desenvolupament polinòmic de l'envoltant, s'obté un resultat tant de postdistorsió com de predistorsió força imprecís utilitzant l'algoritme LMS, això pot ser degut a la falta de precisió dels blocs utilitzats, ja que els termes que contenen els exponents més elevats del polinomi de l'envoltant prenen sovint valors inferiors a la precisió dels blocs. Al calcular els guanys amb l'algoritme Least Squares en Matlab (màxima precisió), el resultat millora de forma considerable.

En un futur, l'objectiu principal es aconseguir realitzar una linealització correcta utilitzant l'estructura de Sistema de Identificació Indirecta únicament amb blocs de Simulink, per això serà necessari millorar el funcionament i la precisió de l'algoritme LMS i la problemàtica de que els valors de guany poc freqüents en el postdistorsionador no són calculats amb precisió i al accedir a aquestes posicions en el DPD apareixen resultats incoherents.

## **AMBIENTALITZACIÓ**

Un dels objectius d'aquest projecte ha estat el d'aconseguir un estalvi energètic en el transmissor dels sistemes de transmissió digital. Típicament, l'amplificador de potència és l'element dels transmissors dels sistemes de comunicació que consumeix més energia, ja que és l'etapa que dona la potència al senyal de RF per poder-lo transmetre pel canal aire. Aquest projecte s'ha centrat en una tècnica d'amplificació orientada a reduir el consum energètic dels amplificadors de potència, consistent en la utilització de l'alimentació dinàmica (*envelope tracking*) en substitució de l'alimentació estàtica o constant tradicional combinada amb la tècnica de Predistorsió digital per assegurar la linealitat del sistema transmissor.

## BIBLIOGRAFIA

- [1] Pere Lluís Gilabert Pinal "*Multi Look-Up Table Digital Predistortion for RF Power Amplifier Linearization*" Ph. D. Thesis Teoria del Senyal i Comunicacions, Universitat Politècnica de Catalunya, 2008.
- [2] Pere L. Gilabert, Gabriel Montoro, Eduard Bertran "*FPGA Implementation of a Real-Time NARMA-Based Digital Adaptive Predistorter*".
- [3] Gabriel Montoro, Pere L. Gilabert, Pedro Vizarreta, Eduard Bertran "*Slew-Rate Limited Envelopes for Driving Envelope Tracking Amplifiers*".
- [4] Pere Ll. Gilabert, Eduard Bertran, Gabriel Montoro "*Multiple lookup table predistortion for adaptive modulation*" European Microwave Association.
- [5] Kelly Mekechuk, Wan-Jong Kim, Shawn P. Stapleton, Simon Fraser University Jong Heon Kim, Kwangwoon University "*Linearizing Power Amplifiers Using Digital Predistortion*", EDA Tools and Test Hardware April 2004 High Frequency Electronics.
- [6] Gabriel Montoro, Pere L. Gilabert, Jordi Berenguer, Eduard Bertran "*Digital Predistortion of Envelope Tracking Amplifiers Driven by Slew-Rate Limited Envelopes*".
- [7] Durney Wasaff, Hugo Ivan "*Adaptive pre-distortion for nonlinear high power amplifiers in OFDM systems*" Ph. D. Thesis, Teoria del Senyal i comunicacions Universitat Politècnica de Catalunya, 2004.